

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-041248

(43)Date of publication of application : 08.02.2000

(51)Int.Cl.

H04N 7/30
H04N 7/32
// H04N 1/387

(21)Application number : 10-208389

(71)Applicant : SONY CORP

(22)Date of filing : 23.07.1998

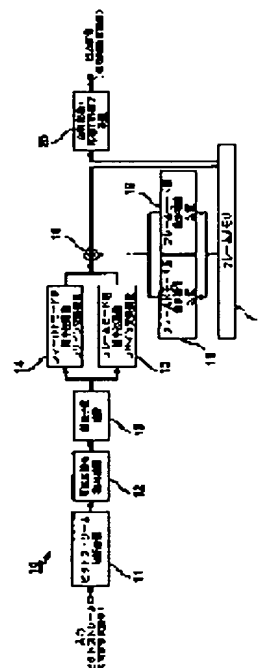
(72)Inventor : KOMORI KENJI
KANEKO TETSUO
SATO KAZUFUMI
MIHASHI SATOSHI
GOSEKI SHOZO
YANAGIHARA HISAFUMI

(54) IMAGE DECODER AND IMAGE DECODING METHOD

(57)Abstract:

PROBLEM TO BE SOLVED: To provide an MPEG down-decoder where deterioration in the image quality due to motion compensation is eliminated.

SOLUTION: When the DCT mode is in the field mode, a reduced inverse discrete cosine transform device 14 executes 4×4 reduction IDCT to a bit stream. When the DCT mode is in the frame mode, a reduced inverse discrete cosine transform device 15 executes IDCT to all coefficients of a DCT block to separate the block into two pixel blocks corresponding to interlace scanning and executes DCT to two separated pixel blocks respectively. Motion compensation devices 18, 19 apply pixel interpolation using orthogonal transformation to reference image data to generate virtual high-degree image data with high resolution for motion compensation and applies pixel reduction to the motion-compensated virtual high-degree image data by using orthogonal transformation to generate the reference image data to be added.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

THIS PAGE BLANK (USPTO)

[Date of registration]

[Number of appeal against examiner's decision
of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

THIS PAGE BLANK (USPTO)

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-41248

(P2000-41248A)

(43) 公開日 平成12年2月8日 (2000.2.8)

| (51) Int.Cl. ⁷ | 識別記号 | F I | テマコード* (参考) |
|---------------------------|-------|---------------|-----------------|
| H 0 4 N 7/30 | | H 0 4 N 7/133 | Z 5 C 0 5 9 |
| 7/32 | | 1/387 | 1 0 1 5 C 0 7 6 |
| // H 0 4 N 1/387 | 1 0 1 | 7/137 | Z |

審査請求 未請求 請求項の数24 O L (全 48 頁)

(21) 出願番号 特願平10-208389

(22) 出願日 平成10年7月23日 (1998.7.23)

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72) 発明者 小森 健司

東京都品川区北品川6丁目7番35号 ソニ
ー株式会社内

(72) 発明者 金子 哲夫

東京都品川区北品川6丁目7番35号 ソニ
ー株式会社内

(74) 代理人 100067736

弁理士 小池 晃 (外2名)

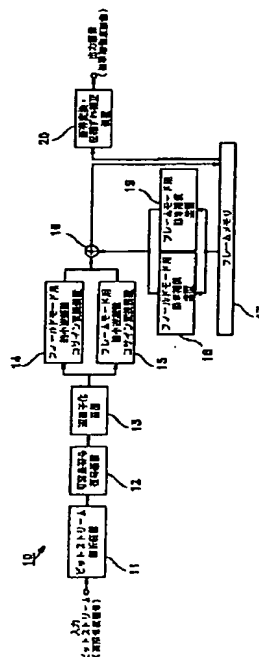
最終頁に続く

(54) 【発明の名称】 画像復号装置及び画像復号方法

(57) 【要約】

【課題】 動き補償に起因する画質の劣化を無くしたMPEGダウンデコーダを提供する。

【解決手段】 縮小逆離散コサイン変換装置14は、DCTモードがフィールドモードの場合、 4×4 の縮小1DCTを行う。縮小逆離散コサイン変換装置15は、DCTモードがフレームモードの場合、DCTブロックの全係数に対して1DCTをして飛び越し走査に対応した2つの画素ブロックに分離し、分離した2つの画素ブロックに対してそれぞれDCTをする。動き補償装置18及び19は、参照画像データに対して直交変換を用いた画素補間をして高解像度の仮想上位画像データを生成して動き補償をし、動き補償をした仮想上位画像データに対して直交変換を用いた画素縮小をして加算する参照画像データを生成する。



【特許請求の範囲】

【請求項 1】 所定の画素ブロック（マクロブロック）単位で動き予測をすることによる予測符号化、及び、所定の画素ブロック（直交変換ブロック）単位で直交変換をすることによる圧縮符号化をした第 1 の解像度の圧縮画像データから、上記第 1 の解像度より低い第 2 の解像度の動画データを復号する画像復号装置において、飛び越し走査に対応した直交変換方式（フィールド直交変換モード）により直交変換がされた上記圧縮画像データの直交変換ブロックに対して、逆直交変換をする第 1 の逆直交変換手段と、
順次走査に対応した直交変換方式（フレーム直交変換モード）により直交変換がされた上記圧縮画像データの直交変換ブロックに対して、逆直交変換をする第 2 の逆直交変換手段と、
上記第 1 の逆直交変換手段又は上記第 2 の逆直交変換手段により逆直交変換がされた圧縮画像データと動き補償がされた参照画像データとを加算して、第 2 の解像度の動画データを出力する加算手段と、
上記加算手段から出力される動画データを参照画像データとして記憶する記憶手段と、
飛び越し走査に対応した動き予測方式（フィールド動き予測モード）により動き予測がされた参照画像データのマクロブロックに対して動き補償をする第 1 の動き補償手段と、
順次走査に対応した動き予測方式（フレーム動き予測モード）により動き予測がされた参照画像データのマクロブロックに対して動き補償をする第 2 の動き補償手段とを備え、
上記第 1 の逆直交変換手段は、上記直交変換ブロックの各係数のうち低周波成分の係数に対して逆直交変換をし、
上記第 2 の逆直交変換手段は、上記直交変換ブロックの全周波成分の係数に対して逆直交変換をし、逆直交変換をした直交変換ブロックの各画素を飛び越し走査に対応した 2 つの画素ブロックに分離し、分離した 2 つの画素ブロックに対してそれぞれ直交変換をし、直交変換をした 2 つの画素ブロックの各係数のうち低周波成分の係数に対して逆直交変換をし、逆直交変換をした 2 つの画素ブロックを合成して直交変換ブロックを生成し、
上記第 1 の動き補償手段と上記第 2 の動き補償手段は、記憶している参照画像データに対して直交変換を用いた画素補間をして第 1 の解像度の仮想上位画像データを生

成して動き補償をし、動き補償をした仮想上位画像データに対して直交変換を用いた画素縮小をして圧縮画像データに加算する参照画像データを生成することを特徴とする画像復号装置。
【請求項 2】 上記第 1 の動き補償手段は、記憶している参照画像データのマクロブロック内の直交変換ブロックに対して直交変換をし、直交変換をした直交変換ブ

ックに対して高周波成分の係数を追加し、高周波成分を追加した直交変換ブロックに対して逆直交変換をすることにより画素補間をして第 1 の解像度の仮想上位画像データを生成し、動き補償をした仮想上位画像の直交変換ブロックに対して直交変換をし、直交変換をした直交変換ブロックの高周波成分を間引き、高周波成分を間引いた直交変換ブロックに対して逆直交変換をすることにより画素縮小をして参照画像データを生成することを特徴とする請求項 1 に記載の画像復号装置。

【請求項 3】 上記第 2 の動き補償手段は、記憶している参照画像データのマクロブロック内の直交変換ブロックの水平方向の画素に対して直交変換をし、直交変換をした直交変換ブロックに対して高周波成分の係数を追加し、高周波成分を追加した直交変換ブロックに対して逆直交変換をすることにより画素補間をして第 1 の解像度の仮想上位画像データを生成し、動き補償をした仮想上位画像の直交変換ブロックに対して直交変換をし、直交変換をした直交変換ブロックの高周波成分を間引き、高周波成分を間引いた直交変換ブロックに対して逆直交変換をすることにより画素縮小をして参照画像データを生成することを特徴とする請求項 1 に記載の画像復号装置。

【請求項 4】 上記第 2 の動き補償手段は、記憶している参照画像データのマクロブロック内の直交変換ブロックの垂直方向の画素に対して飛び越し走査に応じた 2 つの画素ブロックに分離した直交変換をし、直交変換をした直交変換ブロックに対して高周波成分の係数を追加し、高周波成分を追加した直交変換ブロックに対して飛び越し走査に応じた 2 つの画素ブロックに分離した逆直交変換をすることにより画素補間をして第 1 の解像度の仮想上位画像データを生成し、動き補償をした仮想上位画像の直交変換ブロックに対して飛び越し走査に応じた 2 つの画素ブロックに分離した直交変換をし、直交変換をした直交変換ブロックの高周波成分を間引き、高周波成分を間引いた直交変換ブロックに対して飛び越し走査に応じた 2 つの画素ブロックに分離した逆直交変換をすることにより画素縮小をして参照画像データを生成することを特徴とする請求項 1 に記載の画像復号装置。

【請求項 5】 上記第 1 の動き補償手段と上記第 2 の動き補償手段は、記憶している参照画像データのマクロブロック内の直交変換ブロックの各係数の行列と 1 つの行列とを演算して画素補間をし、動き補償をした仮想上位画像の画素の行列と 1 つの行列とを演算して画素縮小をすることを特徴とする請求項 1 に記載の画像復号装置。

【請求項 6】 上記第 1 の動き補償手段と上記第 2 の動き補償手段は、記憶している参照画像データのマクロブロック内の直交変換ブロックの各係数の行列と高速アルゴリズムに基づく行列とを演算して画素補間をし、動き補償をした仮想上位画像の画素の行列と高速アルゴリズムに基づく行列とを演算して画素縮小をすることを特徴

とする請求項 5 に記載の画像復号装置。

【請求項 7】 上記第 1 の逆直交変換手段は、上記直交変換ブロックの各係数のうち低周波成分の係数に対して逆直交変換をし、逆直交変換をして得られたトップフィールドの各画素の垂直方向に対して $1/4$ 画素分の位相補正をし、逆直交変換をして得られたボトムフィールドの各画素の垂直方向に対して $3/4$ 画素分の位相補正をし、

上記第 2 の逆直交変換手段は、上記直交変換ブロックの全周波数成分の係数に対して逆直交変換をし、逆直交変換をした直交変換ブロックを飛び越し走査に対応した 2 つの画素ブロックに分離し、分離した 2 つの画素ブロックに対してそれぞれ直交変換をし、直交変換をした 2 つの画素ブロックの各係数のうち低周波成分の係数に対して逆直交変換をし、逆直交変換をして得られたトップフィールドの各画素の垂直方向に対して $1/4$ 画素分の位相補正をし、逆直交変換をして得られたボトムフィールドの各画素の垂直方向に対して $3/4$ 画素分の位相補正をし、位相補正をしたトップフィールドとボトムフィールドとを合成し、

上記第 1 の動き補償手段と上記第 2 の動き補償手段は、記憶している参照画像データのトップフィールドの垂直方向の画素に対して $1/4$ 画素分の位相補正をし、ボトムフィールドの垂直方向の画素に対して $3/4$ 画素分の位相補正をした画素補間をして第 1 の解像度の仮想上位画像データを生成し、トップフィールドの垂直方向の画素に対して $1/4$ 画素分の位相補正をし、ボトムフィールドの垂直方向の画素に対して $3/4$ 画素分の位相補正をする画素縮小をして圧縮画像データに加算する参照画像データを生成することを特徴とする請求項 1 に記載の画像復号装置。

【請求項 8】 上記第 1 の動き補償手段と第 2 の動き補償手段は、記憶している参照画像データのマクロブロック内の直交変換ブロックの水平方向の画素に対して直交変換をし、直交変換をした直交変換ブロックに対して高周波成分の係数を追加し、高周波成分を追加した直交変換ブロックに対して逆直交変換をすることにより画素補間をして第 1 の解像度の仮想上位画像データを生成し、動き補償をした仮想上位画像の直交変換ブロックに対して直交変換をし、直交変換をした直交変換ブロックの高周波成分を間引き、高周波成分を間引いた直交変換ブロックに対して逆直交変換をすることにより画素縮小をして参照画像データを生成することを特徴とする請求項 7 に記載の画像復号装置。

【請求項 9】 上記第 1 の動き補償手段は、記憶している参照画像データのマクロブロック内の直交変換ブロックのトップフィールドの垂直方向の画素に対して $1/4$ 画素分の位相補正をし、ボトムフィールドの垂直方向の画素に対して $3/4$ 画素分の位相補正をし、位相補正をした直交変換ブロックに対して直交変換をし、直交変換

をした直交変換ブロックに対して高周波成分の係数を追加し、高周波成分を追加した直交変換ブロックに対して逆直交変換をすることにより画素補間をして第 1 の解像度の仮想上位画像データを生成し、動き補償をした仮想上位画像の直交変換ブロックに対して直交変換をし、直交変換をした直交変換ブロックの高周波成分を間引き、高周波成分を間引いた直交変換ブロックに対して逆直交変換をし、逆直交変換をした直交変換ブロックのトップフィールドの垂直方向の画素に対して $1/4$ 画素分の位相補正をし、ボトムフィールドの垂直方向の画素に対して $3/4$ 画素分の位相補正をすることにより画素縮小をして参照画像データを生成することを特徴とする請求項 7 に記載の画像復号装置。

【請求項 10】 上記第 2 の動き補償手段は、記憶している参照画像データのマクロブロック内の直交変換ブロックのトップフィールドの垂直方向の画素に対して $1/4$ 画素分の位相補正をし、ボトムフィールドの垂直方向の画素に対して $3/4$ 画素分の位相補正をし、位相補正をした直交変換ブロックに対して飛び越し走査に応じた 2 つの画素ブロックに分離した直交変換をし、直交変換をした直交変換ブロックに対して高周波成分の係数を追加し、高周波成分を追加した直交変換ブロックに対して飛び越し走査に応じた 2 つの画素ブロックに分離した逆直交変換をすることにより画素補間をして第 1 の解像度の仮想上位画像データを生成し、動き補償をした仮想上位画像の直交変換ブロックに対して飛び越し走査に応じた 2 つの画素ブロックに分離した直交変換をし、直交変換をした直交変換ブロックの高周波成分を間引き、高周波成分を間引いた直交変換ブロックに対して飛び越し走査に応じた 2 つの画素ブロックに分離した逆直交変換をし、逆直交変換をした直交変換ブロックのトップフィールドの垂直方向の画素に対して $1/4$ 画素分の位相補正をし、ボトムフィールドの垂直方向の画素に対して $3/4$ 画素分の位相補正をすることにより画素縮小をして参照画像データを生成することを特徴とする請求項 7 に記載の画像復号装置。

【請求項 11】 上記第 1 の動き補償手段と上記第 2 の動き補償手段は、記憶している参照画像データのマクロブロック内の直交変換ブロックの各係数の行列と 1 つの行列とを演算して画素補間をし、動き補償をした仮想上位画像の画素の行列と 1 つの行列とを演算して画素縮小をすることを特徴とする請求項 7 に記載の画像復号装置。

【請求項 12】 上記第 1 の動き補償手段と上記第 2 の動き補償手段は、記憶している参照画像データのマクロブロック内の直交変換ブロックの各係数の行列と高速アルゴリズムに基づく行列とを演算して画素補間をし、動き補償をした仮想上位画像の画素の行列と高速アルゴリズムに基づく行列とを演算して画素縮小をすることを特徴とする請求項 11 に記載の画像復号装置。

【請求項 13】 所定の画素ブロック（マクロブロック）単位で動き予測をすることによる予測符号化、及び、所定の画素ブロック（直交変換ブロック）単位で直交変換をすることによる圧縮符号化をした第 1 の解像度の圧縮画像データから、上記第 1 の解像度より低い第 2 の解像度の動画データを復号する画像復号方法において、

飛び越し走査に対応した直交変換方式（フィールド直交変換モード）により直交変換がされた上記圧縮画像データの直交変換ブロックに対して、逆直交変換をし、
10 順次走査に対応した直交変換方式（フレーム直交変換モード）により直交変換がされた上記圧縮画像データの直交変換ブロックに対して、逆直交変換をし、
逆直交変換がされた圧縮画像データと動き補償がされた参照画像データとを加算し、
加算して得られた動画データを参照画像データとして記憶し、

飛び越し走査に対応した動き予測方式（フィールド動き予測モード）により動き予測がされた記憶している参照画像データのマクロブロックに対して動き補償をし、
20 順次走査に対応した動き予測方式（フレーム動き予測モード）により動き予測がされた記憶している参照画像データのマクロブロックに対して動き補償をし、
フィールド直交変換モードにより直交変換がされた上記直交変換ブロックの各係数のうち低周波成分の係数に対して逆直交変換をし、

フレーム直交変換モードにより直交変換がされた上記直交変換ブロックの全周波数成分の係数に対して逆直交変換をし、逆直交変換をした直交変換ブロックの各画素を飛び越し走査に対応した 2 つの画素ブロックに分離し、
30 分離した 2 つの画素ブロックに対してそれぞれ直交変換をし、直交変換をした 2 つの画素ブロックの各係数のうち低周波成分の係数に対して逆直交変換をし、逆直交変換をした 2 つの画素ブロックを合成して直交変換ブロックを生成し、

記憶している参照画像データに対して直交変換を用いた画素補間をして第 1 の解像度の仮想上位画像データを生成して動き補償をし、動き補償をした仮想上位画像データに対して直交変換を用いた画素縮小をして圧縮画像データに加算する参照画像データを生成することを特徴とする画像復号方法。

【請求項 14】 フィールド動き予測モードにより動き予測がされた記憶している参照画像データのマクロブロック内の直交変換ブロックに対して直交変換をし、直交変換をした直交変換ブロックに対して高周波成分の係数を追加し、高周波成分を追加した直交変換ブロックに対して逆直交変換をすることにより画素補間をして第 1 の解像度の仮想上位画像データを生成し、動き補償をした仮想上位画像の直交変換ブロックに対して直交変換をし、直交変換をした直交変換ブロックの高周波成分を間

引き、高周波成分を間引いた直交変換ブロックに対して逆直交変換をすることにより画素縮小をして参照画像データを生成することを特徴とする請求項 13 に記載の画像復号方法。

【請求項 15】 フレーム動き予測モードにより動き予測がされた記憶している参照画像データのマクロブロック内の直交変換ブロックの水平方向の画素に対して直交変換をし、直交変換をした直交変換ブロックに対して高周波成分の係数を追加し、高周波成分を追加した直交変換ブロックに対して逆直交変換をすることにより画素補間をして第 1 の解像度の仮想上位画像データを生成し、動き補償をした仮想上位画像の直交変換ブロックに対して直交変換をし、直交変換をした直交変換ブロックの高周波成分を間引き、高周波成分を間引いた直交変換ブロックに対して逆直交変換をすることにより画素縮小をして参照画像データを生成することを特徴とする請求項 13 に記載の画像復号方法。

【請求項 16】 フレーム動き予測モードにより動き予測がされた記憶している参照画像データのマクロブロック内の直交変換ブロックの垂直方向の画素に対して飛び越し走査に応じた 2 つの画素ブロックに分離した直交変換をし、直交変換をした直交変換ブロックに対して高周波成分の係数を追加し、高周波成分を追加した直交変換ブロックに対して飛び越し走査に応じた 2 つの画素ブロックに分離した逆直交変換をすることにより画素補間をして第 1 の解像度の仮想上位画像データを生成し、動き補償をした仮想上位画像の直交変換ブロックに対して飛び越し走査に応じた 2 つの画素ブロックに分離した直交変換をし、直交変換をした直交変換ブロックの高周波成分を間引き、高周波成分を間引いた直交変換ブロックに対して飛び越し走査に応じた 2 つの画素ブロックに分離した逆直交変換をすることにより画素縮小をして参照画像データを生成することを特徴とする請求項 13 に記載の画像復号方法。

【請求項 17】 記憶している参照画像データのマクロブロック内の直交変換ブロックの各係数の行列と 1 つの行列とを演算して画素補間をし、動き補償をした仮想上位画像の画素の行列と 1 つの行列とを演算して画素縮小をすることを特徴とする請求項 13 に記載の画像復号方法。

【請求項 18】 記憶している参照画像データのマクロブロック内の直交変換ブロックの各係数の行列と高速アルゴリズムに基づく行列とを演算して画素補間をし、動き補償をした仮想上位画像の画素の行列と高速アルゴリズムに基づく行列とを演算して画素縮小をすることを特徴とする請求項 17 に記載の画像復号方法。

【請求項 19】 フィールド直交変換モードにより直交変換がされた直交変換ブロックの各係数のうち低周波成分の係数に対して逆直交変換をし、逆直交変換をして得られたトップフィールドの各画素の垂直方向に対して 1

／4画素分の位相補正をし、逆直交変換をして得られたボトムフィールドの各画素の垂直方向に対して3／4画素分の位相補正をし、

フレーム直交変換モードにより直交変換がされた直交変換ブロックの全周波数成分の係数に対して逆直交変換をし、逆直交変換をした直交変換ブロックを飛び越し走査に対応した2つの画素ブロックに分離し、分離した2つの画素ブロックに対してそれぞれ直交変換をし、直交変換をした2つの画素ブロックの各係数のうち低周波成分の係数に対して逆直交変換をし、逆直交変換をして得られたトップフィールドの各画素の垂直方向に対して1／4画素分の位相補正をし、逆直交変換をして得られたボトムフィールドの各画素の垂直方向に対して3／4画素分の位相補正をし、位相補正をしたトップフィールドとボトムフィールドとを合成し、

記憶している参照画像データのトップフィールドの垂直方向の画素に対して1／4画素分の位相補正をし、ボトムフィールドの垂直方向の画素に対して3／4画素分の位相補正をした画素補間をして第1の解像度の仮想上位画像データを生成し、トップフィールドの垂直方向の画素に対して1／4画素分の位相補正をし、ボトムフィールドの垂直方向の画素に対して3／4画素分の位相補正をする画素縮小をして圧縮画像データに加算する参照画像データを生成することを特徴とする請求項13に記載の画像復号方法。

【請求項20】 記憶している参照画像データのマクロブロック内の直交変換ブロックの水平方向の画素に対して直交変換をし、直交変換をした直交変換ブロックに対して高周波成分の係数を追加し、高周波成分を追加した直交変換ブロックに対して逆直交変換をすることにより画素補間をして第1の解像度の仮想上位画像データを生成し、動き補償をした仮想上位画像の直交変換ブロックに対して直交変換をし、直交変換をした直交変換ブロックの高周波成分を間引き、高周波成分を間引いた直交変換ブロックに対して逆直交変換をすることにより画素縮小をして参照画像データを生成することを特徴とする請求項19に記載の画像復号方法。

【請求項21】 フレーム動き予測モードにより動き予測がされた記憶している参照画像データのマクロブロック内の直交変換ブロックのトップフィールドの垂直方向の画素に対して1／4画素分の位相補正をし、ボトムフィールドの垂直方向の画素に対して3／4画素分の位相補正をし、位相補正をした直交変換ブロックに対して直交変換をし、直交変換をした直交変換ブロックに対して高周波成分の係数を追加し、高周波成分を追加した直交変換ブロックに対して逆直交変換をすることにより画素補間をして第1の解像度の仮想上位画像データを生成し、動き補償をした仮想上位画像の直交変換ブロックに対して直交変換をし、直交変換をした直交変換ブロックの高周波成分を間引き、高周波成分を間引いた直交変換

ブロックに対して逆直交変換をし、逆直交変換をした直交変換ブロックのトップフィールドの垂直方向の画素に対して1／4画素分の位相補正をし、ボトムフィールドの垂直方向の画素に対して3／4画素分の位相補正をすることにより画素縮小をして参照画像データを生成することを特徴とする請求項19に記載の画像復号方法。

【請求項22】 フレーム動き予測モードにより動き予測がされた記憶している参照画像データのマクロブロック内の直交変換ブロックのトップフィールドの垂直方向の画素に対して1／4画素分の位相補正をし、ボトムフィールドの垂直方向の画素に対して3／4画素分の位相補正をし、位相補正をした直交変換ブロックに対して飛び越し走査に応じた2つの画素ブロックに分離した直交変換をし、直交変換をした直交変換ブロックに対して高周波成分の係数を追加し、高周波成分を追加した直交変換ブロックに対して飛び越し走査に応じた2つの画素ブロックに分離した逆直交変換をすることにより画素補間をして第1の解像度の仮想上位画像データを生成し、動き補償をした仮想上位画像の直交変換ブロックに対して飛び越し走査に応じた2つの画素ブロックに分離した直交変換をし、直交変換をした直交変換ブロックの高周波成分を間引き、高周波成分を間引いた直交変換ブロックに対して飛び越し走査に応じた2つの画素ブロックに分離した逆直交変換をし、逆直交変換をした直交変換ブロックのトップフィールドの垂直方向の画素に対して1／4画素分の位相補正をし、ボトムフィールドの垂直方向の画素に対して3／4画素分の位相補正をすることにより画素縮小をして参照画像データを生成することを特徴とする請求項19に記載の画像復号方法。

【請求項23】 記憶している参照画像データのマクロブロック内の直交変換ブロックの各係数の行列と1つの行列とを演算して画素補間をし、動き補償をした仮想上位画像の画素の行列と1つの行列とを演算して画素縮小をすることを特徴とする請求項19に記載の画像復号方法。

【請求項24】 記憶している参照画像データのマクロブロック内の直交変換ブロックの各係数の行列と高速アルゴリズムに基づく行列とを演算して画素補間をし、動き補償をした仮想上位画像の画素の行列と高速アルゴリズムに基づく行列とを演算して画素縮小をすることを特徴とする請求項23に記載の画像復号方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、所定の画素ブロック（マクロブロック）単位で動き予測をすることによる予測符号化、及び、所定の画素ブロック（直交変換ブロック）単位で直交変換することによる圧縮符号化をした第1の解像度の圧縮画像データを、復号する画像復号装置及び画像復号方法に関し、特に、第1の解像度の圧縮画像データを復号して、この第1の解像度よりも低い第

2の解像度の動画像データに縮小する画像復号装置及び画像復号方法に関するものである。

【0002】

【従来の技術】MPEG2 (Moving Picture Experts Group phase2)等の画像圧縮方式を用いたデジタルテレビジョン放送の規格化が進められている。デジタルテレビジョン放送の規格には、標準解像度画像(例えば垂直方向の有効ライン数が576本)に対応した規格、高解像度画像(例えば垂直方向の有効ライン数が1152本)に対応した規格等がある。そのため、近年、高解像度画像の圧縮画像データを復号するとともにこの圧縮画像データを1/2の解像度に縮小することにより、標準解像度画像の画像データを生成して、この画像データを標準解像度に対応したテレビジョンモニタに表示するダウンデコーダが求められている。

【0003】高解像度画像に対して動き予測による予測符号化及び離散コサイン変換による圧縮符号化をしたMPEG2等のビットストリームを、復号するとともに標準解像度画像にダウンサンプリングするダウンデコーダが、文献「低域ドリフトのないスケラブル・デコーダ」(岩橋・神林・貴家:信学技報CS94-186,DSP94-108,1995-01)に提案されている(以下、この文献を文献1と呼ぶ)。この文献1には、以下の第1から第3のダウンデコーダが示されている。

【0004】第1のダウンデコーダは、図27に示すように、高解像度画像のビットストリームに対して8(水平方向のDC成分から数えた係数の数)×8(垂直方向のDC成分から数えた係数の数)の逆離散コサイン変換をする逆離散コサイン変換装置1001と、離散コサイン変換がされた高解像度画像と動き補償がされた参照画像とを加算する加算装置1002と、参照画像を一時記憶するフレームメモリ1003と、フレームメモリ1003が記憶した参照画像に1/2画素精度で動き補償をする動き補償装置1004と、フレームメモリ1003が記憶した参照画像を標準解像度の画像に変換するダウンサンプリング装置1005とを備えている。

【0005】この第1のダウンデコーダでは、逆離散コサイン変換を行い高解像度画像として復号した出力画像を、ダウンサンプリング装置1005で縮小して標準解像度の画像データを出力する。

【0006】第2のダウンデコーダは、図28に示すように、高解像度画像のビットストリームのDCT(Disc rete Cosine Transform)ブロックの高周波成分の係数を0に置き換えて8×8の逆離散コサイン変換をする逆離散コサイン変換装置1011と、離散コサイン変換がされた高解像度画像と動き補償がされた参照画像とを加算する加算装置1012と、参照画像を一時記憶するフレームメモリ1013と、フレームメモリ1013が記憶した参照画像に1/2画素精度で動き補償をする動き補償装置1014と、フレームメモリ1013が記憶し

た参照画像を標準解像度の画像に変換するダウンサンプリング装置1015とを備えている。

【0007】この第2のダウンデコーダでは、DCTブロックの全ての係数のうち高周波成分の係数を0に置き換えて逆離散コサイン変換を行い高解像度画像として復号した出力画像を、ダウンサンプリング装置1005で縮小して標準解像度の画像データを出力する。

【0008】第3のダウンデコーダは、図29に示すように、高解像度画像のビットストリームのDCTブロックの低周波成分の係数のみを用いて例えば4×4の逆離散コサイン変換をして標準解像度画像に復号する縮小逆離散コサイン変換装置1021と、縮小逆離散コサイン変換がされた標準解像度画像と動き補償がされた参照画像とを加算する加算装置1022と、参照画像を一時記憶するフレームメモリ1023と、フレームメモリ1023が記憶した参照画像に1/4画素精度で動き補償をする動き補償装置1024とを備えている。

【0009】この第3のダウンデコーダでは、DCTブロックの全ての係数のうち低周波成分の係数のみを用いて逆離散コサイン変換を行い、高解像度画像から標準解像度画像として復号する。

【0010】ここで、上記第1のダウンデコーダでは、DCTブロック内の全ての係数に対して逆離散コサイン変換を行い高解像度画像を復号しているため、高い演算処理能力の逆離散コサイン変換装置1001と高容量のフレームメモリ1003とが必要となる。また、上記第2のダウンデコーダでは、DCTブロック内の係数のうち高周波成分を0として離散コサイン変換を行い高解像度画像を復号しているため、逆離散コサイン変換装置1011の演算処理能力は低くて良いが、やはり高容量のフレームメモリ1013が必要となる。これら第1及び第2のダウンデコーダに対し、第3のダウンデコーダでは、DCTブロック内の全ての係数うち低周波成分の係数のみを用いて逆離散コサイン変換をしているため逆離散コサイン変換装置1021の演算処理能力が低くてよく、さらに、標準解像度画像の参照画像を復号しているのでフレームメモリ1023の容量も少なくすることができる。

【0011】ところで、テレビジョン放送等の動画像の表示方式には、順次走査方式と飛び越し走査方式とがある。順次走査方式は、フレーム内の全ての画素を同じタイミングでサンプリングした画像を、順次表示する表示方式である。飛び越し走査方式は、フレーム内の画素を水平方向の1ライン毎に異なるタイミングでサンプリングした画像を、交互に表示する表示方式である。

【0012】この飛び越し走査方式では、フレーム内の画素を1ライン毎に異なるタイミングでサンプリングした画像のうちの一方を、トップフィールド(第1フィールドともいう。)といい、他方をボトムフィールド(第2のフィールドともいう。)という。フレームの水平方

向の先頭ラインが含まれる画像がトップフィールドとなり、フレームの水平方向の2番目のラインが含まれる画像がボトムフィールドとなる。従って、飛び越し走査方式では、1つのフレームが2つのフィールドから構成されることとなる。

【0013】MEPG2では、飛び越し走査方式に対応した動画信号を効率良く圧縮するため、画面の圧縮単位であるピクチャにフレームを割り当てて符号化するだけでなく、ピクチャにフィールドを割り当てて符号化することもできる。

【0014】MPEG2では、ピクチャにフィールドが割り当てられた場合には、そのビットストリームの構造をフィールド構造と呼び、ピクチャにフレームが割り当てられた場合には、そのビットストリームの構造をフレーム構造と呼ぶ。また、フィールド構造では、フィールド内の画素からDCTブロックが形成され、フィールド単位で離散コサイン変換がされる。このフィールド単位で離散コサイン変換を行う処理モードのことをフィールドDCTモードと呼ぶ。また、フレーム構造では、フレーム内の画素からDCTブロックが形成され、フレーム単位で離散コサイン変換がされる。このフレーム単位で離散コサイン変換を行う処理モードのことをフレームDCTモードと呼ぶ。さらに、フィールド構造では、フィールド内の画素からマクロブロックが形成され、フィールド単位で動き予測がされる。このフィールド単位で動き予測を行う処理モードのことをフィールド動き予測モードと呼ぶ。また、フレーム構造では、フレーム内の画素からマクロブロックが形成され、フレーム単位で動き予測がされる。フレーム単位で動き予測を行う処理モードのことをフレーム動き予測モードと呼ぶ。

【0015】

【発明が解決しようとする課題】ところで、上記文献1に示された第3のダウンデコーダを利用して、飛び越し走査方式に対応した圧縮画像データを復号する画像復号装置が、例えば文献「A Compensation Method of Drift Errors in Scalability」(N.OBIKANE, K.TAHARA and J.YONEMITSU, HDTV Work Shop'93)に提案されている(以下、この文献を文献2と呼ぶ)。

【0016】この文献2に示された従来の画像復号装置は、図30に示すように、高解像度画像をMPEG2で圧縮したビットストリームが供給され、このビットストリームを解析するビットストリーム解析装置1031と、データの発生頻度に応じた符号長を割り当てる可変長符号化がされたビットストリームを復号する可変長符号復号装置1032と、DCTブロックの各係数に量子化ステップを掛ける逆量子化装置1033と、DCTブロックの全ての係数のうち低周波成分の係数のみを用いて例えば4×4の逆離散コサイン変換をして標準解像度画像を復号する縮小逆離散コサイン変換装置1034と、縮小逆離散コサイン変換がされた標準解像度画像と

動き補償がされた参照画像とを加算する加算装置1035と、参照画像を一時記憶するフレームメモリ1036と、フレームメモリ1036が記憶した参照画像に1/4画素精度で動き補償をする動き補償装置1037とを備えている。

【0017】この文献2に示された従来の画像復号装置の縮小逆離散コサイン変換装置1034は、DCTブロック内の全ての係数のうち低周波成分の係数のみを用いて逆離散コサイン変換をするが、フレームDCTモードとフィールドDCTモードとで、逆離散コサイン変換を行う係数の位置が異なっている。

【0018】具体的には、縮小逆離散コサイン変換装置1034は、フィールドDCTモードの場合には、図31に示すように、DCTブロック内の8×8個のうち、低域の4×4個の係数のみに逆離散コサイン変換を行う。それに対し、縮小逆離散コサイン変換装置1034は、フレームDCTモードの場合には、図32に示すように、DCTブロック内の8×8個の係数のうち、4×2個+4×2個の係数のみに逆離散コサイン変換を行う。

【0019】また、この文献2に示された従来の画像復号装置の動き補償装置1037は、高解像度画像に対して行われた動き予測の情報(動きベクトル)に基づき、フィールド動き予測モード及びフレーム動き予測モードのそれぞれに対応した1/4画素精度の動き補償を行う。すなわち、通常MPEG2では1/2画素精度で動き補償が行われることが定められているが、高解像度画像から標準解像度画像を復号する場合には、ピクチャ内の画素数が1/2に間引かれるため、動き補償装置1037では動き補償の画素精度を1/4画素精度として動き補償を行っている。

【0020】従って、動き補償装置1037では、高解像度画像に対応した動き補償を行うため、標準解像度の画像としてフレームメモリ1036に格納された参照画像の画素に対して線形補間して、1/4画素精度の画素を生成している。

【0021】具体的に、フィールド動き予測モード及びフレーム動き予測モードの場合の垂直方向の画素の線形補間処理を、図33及び図34を用いて説明する。なお、図面中には、縦方向に垂直方向の画素の位相を示し、表示画像の各画素が位置する位相を整数で示している。

【0022】まず、フィールド動き予測モードで動き予測がされた画像の補間処理について、図33を用いて説明する。高解像度画像(上位レイヤー)に対しては、図33(a)に示すように、各フィールドそれぞれ独立に、1/2画素精度で動き補償がされる。これに対し、標準解像度画像(下位レイヤー)に対しては、図33(b)に示すように、整数精度の画素に基づきフィールド内で線形補間をして、垂直方向に1/4画素、1/2

画素、 $3/4$ 画素分の位相がずれた画素を生成し、動き補償がされる。すなわち、標準解像度画像（下位レイヤー）では、トップフィールドの整数精度の各画素に基づきトップフィールドの $1/4$ 画素精度の各画素が線形補間により生成され、ボトムフィールドの整数精度の各画素に基づきボトムフィールドの $1/4$ 画素精度の各画素が線形補間により生成される。例えば、垂直方向の位相が0の位置にあるトップフィールドの画素の値をa、垂直方向の位相が1の位置にあるトップフィールドの画素の値をbとする。この場合、垂直方向の位相が $1/4$ の位置にあるトップフィールドの画素は $(3a+b)/4$ となり、垂直方向の位相が $1/2$ の位置にあるトップフィールドの画素は $(a+b)/2$ となり、垂直方向の位相が $3/4$ の位置にあるトップフィールドの画素は $(a+3b)/4$ となる。

【0023】続いて、フレーム動き予測モードで動き予測がされた画像の補間処理について、図34を用いて説明する。高解像度画像（上位レイヤー）に対しては、図34(a)に示すように、各フィールド間で補間処理がされ、すなわち、ボトムフィールドとトップフィールドとの間で補間処理がされ、 $1/2$ 画素精度で動き補償がされる。標準解像度画像（下位レイヤー）に対しては、図34(b)に示すように、トップフィールド及びボトムフィールドの2つのフィールドの整数精度の各画素に基づき、垂直方向に $1/4$ 画素、 $1/2$ 画素、 $3/4$ 画素分の位相がずれた画素が線形補間により生成され、動き補償がされる。例えば、垂直方向の位相が-1の位置にあるボトムフィールドの画素の値をa、垂直方向の位相が0の位置にあるトップフィールドの画素の値をb、垂直方向の位相が1の位置にあるボトムフィールドの画素の値をc、垂直方向の位相が2の位置にあるトップフィールドの画素の値をd、垂直方向の位相が3の位置にあるボトムフィールドの画素の値をeとする。この場合、垂直方向の位相が0~2の間にある $1/4$ 画素精度の各画素は、以下のように求められる。

【0024】垂直方向の位相が $1/4$ の位置にある画素は $(a+4b+3c)/8$ となる。垂直方向の位相が $1/2$ の位置にある画素は $(a+3c)/4$ となる。垂直方向の位相が $3/4$ の位置にある画素は $(a+2b+3c+2d)/8$ となる。垂直方向の位相が $5/4$ の位置にある画素は $(2b+3c+2d+e)/8$ となる。垂直方向の位相が $3/2$ の位置にある画素は $(3c+e)/4$ となる。垂直方向の位相が $7/4$ の位置にある画素は $(3c+4d+e)/8$ となる。

【0025】以上のように上記文献2に示された従来の画像復号装置は、飛び越し走査方式に対応した高解像度画像の圧縮画像データを、標準解像度画像データに復号することができる。

【0026】しかしながら、上記文献2に示された従来の画像復号装置では、フィールドDCTモードで得られ

る標準解像度画像の各画素と、フレームDCTモードで得られる標準解像度の各画素との位相がずれる。具体的には、フィールドDCTモードでは、図35に示すように、下位レイヤーのトップフィールドの各画素の垂直方向の位相が $1/2$ 、 $5/2$...となり、下位レイヤーのボトムフィールドの各画素の垂直方向の位相が1、3...となる。それに対して、フレームDCTモードでは、図36に示すように、下位レイヤーのトップフィールドの各画素の垂直方向の位相が0、2...となり、下位レイヤーのボトムフィールドの各画素の垂直方向の位相が1、3...となる。そのため、位相が異なる画像がフレームメモリ1036に混在し、出力する画像の画質が劣化する。

【0027】また、上記文献2に示された従来の画像復号装置では、フィールド動き予測モードとフレーム動き予測モードとで位相ずれの補正がされていない。そのため、出力する画像の画質が劣化する。

【0028】本発明は、このような実情を鑑みてなされたものであり、フィールド動き予測モードとフレーム動き予測モードとによる動き補償の際の画素の位相ずれをなくし、動き補償に起因する画質の劣化を防止することが可能な、高解像度画像の圧縮画像データから標準解像度の画像データを復号する画像復号装置及び画像復号方法を提供することを目的とする。

【0029】

【課題を解決するための手段】本発明に係る画像復号装置は、所定の画素ブロック（マクロブロック）単位で動き予測をすることによる予測符号化、及び、所定の画素ブロック（直交変換ブロック）単位で直交変換をすることによる圧縮符号化をした第1の解像度の圧縮画像データから、上記第1の解像度より低い第2の解像度の動画データを復号する画像復号装置であって、飛び越し走査に対応した直交変換方式（フィールド直交変換モード）により直交変換がされた上記圧縮画像データの直交変換ブロックに対して、逆直交変換をする第1の逆直交変換手段と、順次走査に対応した直交変換方式（フレーム直交変換モード）により直交変換がされた上記圧縮画像データの直交変換ブロックに対して、逆直交変換をする第2の逆直交変換手段と、上記第1の逆直交変換手段又は上記第2の逆直交変換手段により逆直交変換がされた圧縮画像データと動き補償がされた参照画像データとを加算して、第2の解像度の動画データを出力する加算手段と、上記加算手段から出力される動画データを参照画像データとして記憶する記憶手段と、飛び越し走査に対応した動き予測方式（フィールド動き予測モード）により動き予測がされた参照画像データのマクロブロックに対して動き補償をする第1の動き補償手段と、順次走査に対応した動き予測方式（フレーム動き予測モード）により動き予測がされた参照画像データのマクロブロックに対して動き補償をする第2の動き補償手段と

を備え、上記第1の逆直交変換手段は、上記直交変換ブロックの各係数のうち低周波成分の係数に対して逆直交変換をし、上記第2の逆直交変換手段は、上記直交変換ブロックの全周波数成分の係数に対して逆直交変換をし、逆直交変換をした直交変換ブロックの各画素を飛び越し走査に対応した2つの画素ブロックに分離し、分離した2つの画素ブロックに対してそれぞれ直交変換をし、直交変換をした2つの画素ブロックの各係数のうち低周波成分の係数に対して逆直交変換をし、逆直交変換をした2つの画素ブロックを合成して直交変換ブロックを生成し、上記第1の動き補償手段と上記第2の動き補償手段は、記憶している参照画像データに対して直交変換を用いた画素補間をして第1の解像度の仮想上位画像データを生成して動き補償をし、動き補償をした仮想上位画像データに対して直交変換を用いた画素縮小をして圧縮画像データに加算する参照画像データを生成することを特徴とする。

【0030】この画像復号装置では、フレーム直交変換モードにより直交変換がされた直交変換ブロックの全周波数成分の係数に対して逆直交変換をして飛び越し走査に対応した2つの画素ブロックに分離し、分離した2つの画素ブロックに対してそれぞれ直交変換をして低周波成分の係数に対して逆直交変換をし、逆直交変換をした2つの画素ブロックを合成する。また、この画像復号装置では、記憶している参照画像データに対して直交変換を用いた画素補間をして第1の解像度の仮想上位画像データを生成して動き補償をし、動き補償をした仮想上位画像データに対して直交変換を用いた画素縮小をして圧縮画像データに加算する参照画像データを生成する。そして、この画像復号装置では、第1の解像度より低い第2の解像度の動画データを出力する。

【0031】本発明に係る画像復号装置は、上記第1の逆直交変換手段は、上記直交変換ブロックの各係数のうち低周波成分の係数に対して逆直交変換をし、逆直交変換をして得られたトップフィールドの各画素の垂直方向に対して1/4画素分の位相補正をし、逆直交変換をして得られたボトムフィールドの各画素の垂直方向に対して3/4画素分の位相補正をし、上記第2の逆直交変換手段は、上記直交変換ブロックの全周波数成分の係数に対して逆直交変換をし、逆直交変換をした直交変換ブロックを飛び越し走査に対応した2つの画素ブロックに分離し、分離した2つの画素ブロックに対してそれぞれ直交変換をし、直交変換をした2つの画素ブロックの各係数のうち低周波成分の係数に対して逆直交変換をし、逆直交変換をして得られたトップフィールドの各画素の垂直方向に対して1/4画素分の位相補正をし、逆直交変換をして得られたボトムフィールドの各画素の垂直方向に対して3/4画素分の位相補正をし、位相補正をしたトップフィールドとボトムフィールドとを合成し、上記第1の動き補償手段と上記第2の動き補償手段は、記憶

している参照画像データのトップフィールドの垂直方向の画素に対して1/4画素分の位相補正をし、ボトムフィールドの垂直方向の画素に対して3/4画素分の位相補正をした画素補間をして第1の解像度の仮想上位画像データを生成し、トップフィールドの垂直方向の画素に対して1/4画素分の位相補正をし、ボトムフィールドの垂直方向の画素に対して3/4画素分の位相補正をする画素縮小をして圧縮画像データに加算する参照画像データを生成することを特徴とする。

【0032】この画像復号装置では、フィールド直交変換モードにより直交変換がされた直交変換ブロックの各係数のうち低周波成分の係数に対して逆直交変換をし、逆直交変換をして得られたトップフィールドの各画素の垂直方向に対して1/4画素分の位相補正をし、逆直交変換をして得られたボトムフィールドの各画素の垂直方向に対して3/4画素分の位相補正をし、フレーム直交変換モードにより直交変換がされた直交変換ブロックの全周波数成分の係数に対して逆直交変換をし、逆直交変換をした直交変換ブロックを飛び越し走査に対応した2つの画素ブロックに分離し、分離した2つの画素ブロックに対してそれぞれ直交変換をし、直交変換をした2つの画素ブロックの各係数のうち低周波成分の係数に対して逆直交変換をし、逆直交変換をして得られたトップフィールドの各画素の垂直方向に対して1/4画素分の位相補正をし、逆直交変換をして得られたボトムフィールドの各画素の垂直方向に対して3/4画素分の位相補正をし、位相補正をしたトップフィールドとボトムフィールドとを合成する。また、この画像復号装置では、記憶している参照画像データのトップフィールドの垂直方向の画素に対して1/4画素分の位相補正をし、ボトムフィールドの垂直方向の画素に対して3/4画素分の位相補正をした画素補間をして第1の解像度の仮想上位画像データを生成し、トップフィールドの垂直方向の画素に対して1/4画素分の位相補正をし、ボトムフィールドの垂直方向の画素に対して3/4画素分の位相補正をする画素縮小をして圧縮画像データに加算する参照画像データを生成する。そして、この画像復号装置では、第1の解像度より低い第2の解像度の動画データを出力する。

【0033】本発明に係る画像復号方法は、所定の画素ブロック（マクロブロック）単位で動き予測をすることによる予測符号化、及び、所定の画素ブロック（直交変換ブロック）単位で直交変換をすることによる圧縮符号化をした第1の解像度の圧縮画像データから、上記第1の解像度より低い第2の解像度の動画データを復号する画像復号方法であって、飛び越し走査に対応した直交変換方式（フィールド直交変換モード）により直交変換がされた上記圧縮画像データの直交変換ブロックに対して、逆直交変換をし、順次走査に対応した直交変換方式（フレーム直交変換モード）により直交変換がされた上

記圧縮画像データの直交変換ブロックに対して、逆直交変換をし、逆直交変換がされた圧縮画像データと動き補償がされた参照画像データとを加算し、加算して得られた動画データに参照画像データとして記憶し、飛び越し走査に対応した動き予測方式（フィールド動き予測モード）により動き予測がされた記憶している参照画像データのマクロブロックに対して動き補償をし、順次走査に対応した動き予測方式（フレーム動き予測モード）により動き予測がされた記憶している参照画像データのマクロブロックに対して動き補償をし、フィールド直交変換モードにより直交変換がされた上記直交変換ブロックの各係数のうち低周波成分の係数に対して逆直交変換をし、フレーム直交変換モードにより直交変換がされた上記直交変換ブロックの全周波数成分の係数に対して逆直交変換をし、逆直交変換をした直交変換ブロックの各画素を飛び越し走査に対応した2つの画素ブロックに分離し、分離した2つの画素ブロックに対してそれぞれ直交変換をし、直交変換をした2つの画素ブロックの各係数のうち低周波成分の係数に対して逆直交変換をし、逆直交変換をした2つの画素ブロックを合成して直交変換ブロックを生成し、記憶している参照画像データに対して直交変換を用いた画素補間をして第1の解像度の仮想上位画像データを生成して動き補償をし、動き補償をした仮想上位画像データに対して直交変換を用いた画素縮小をして圧縮画像データに加算する参照画像データを生成することを特徴とする。

【0034】この画像復号方法では、フレーム直交変換モードにより直交変換がされた直交変換ブロックの全周波数成分の係数に対して逆直交変換をして飛び越し走査に対応した2つの画素ブロックに分離し、分離した2つの画素ブロックに対してそれぞれ直交変換をして低周波成分の係数に対して逆直交変換をし、逆直交変換をした2つの画素ブロックを合成する。また、この画像復号方法では、記憶している参照画像データに対して直交変換を用いた画素補間をして第1の解像度の仮想上位画像データを生成して動き補償をし、動き補償をした仮想上位画像データに対して直交変換を用いた画素縮小をして圧縮画像データに加算する参照画像データを生成する。そして、この画像復号方法では、第1の解像度より低い第2の解像度の動画データを出力する。

【0035】本発明に係る画像復号方法は、フィールド直交変換モードにより直交変換がされた直交変換ブロックの各係数のうち低周波成分の係数に対して逆直交変換をし、逆直交変換をして得られたトップフィールドの各画素の垂直方向に対して1/4画素分の位相補正をし、逆直交変換をして得られたボトムフィールドの各画素の垂直方向に対して3/4画素分の位相補正をし、フレーム直交変換モードにより直交変換がされた直交変換ブロックの全周波数成分の係数に対して逆直交変換をし、逆直交変換をした直交変換ブロックを飛び越し走査に対応

した2つの画素ブロックに分離し、分離した2つの画素ブロックに対してそれぞれ直交変換をし、直交変換をした2つの画素ブロックの各係数のうち低周波成分の係数に対して逆直交変換をし、逆直交変換をして得られたトップフィールドの各画素の垂直方向に対して1/4画素分の位相補正をし、逆直交変換をして得られたボトムフィールドの各画素の垂直方向に対して3/4画素分の位相補正をし、位相補正をしたトップフィールドとボトムフィールドとを合成し、記憶している参照画像データのトップフィールドの垂直方向の画素に対して1/4画素分の位相補正をし、ボトムフィールドの垂直方向の画素に対して3/4画素分の位相補正をした画素補間をして第1の解像度の仮想上位画像データを生成し、トップフィールドの垂直方向の画素に対して1/4画素分の位相補正をし、ボトムフィールドの垂直方向の画素に対して3/4画素分の位相補正をする画素縮小をして圧縮画像データに加算する参照画像データを生成することを特徴とする。

【0036】この画像復号方法では、フィールド直交変換モードにより直交変換がされた直交変換ブロックの各係数のうち低周波成分の係数に対して逆直交変換をし、逆直交変換をして得られたトップフィールドの各画素の垂直方向に対して1/4画素分の位相補正をし、逆直交変換をして得られたボトムフィールドの各画素の垂直方向に対して3/4画素分の位相補正をし、フレーム直交変換モードにより直交変換がされた直交変換ブロックの全周波数成分の係数に対して逆直交変換をし、逆直交変換をした直交変換ブロックを飛び越し走査に対応した2つの画素ブロックに分離し、分離した2つの画素ブロックに対してそれぞれ直交変換をし、直交変換をした2つの画素ブロックの各係数のうち低周波成分の係数に対して逆直交変換をし、逆直交変換をして得られたトップフィールドの各画素の垂直方向に対して1/4画素分の位相補正をし、逆直交変換をして得られたボトムフィールドの各画素の垂直方向に対して3/4画素分の位相補正をし、位相補正をしたトップフィールドとボトムフィールドとを合成する。また、この画像復号方法では、記憶している参照画像データのトップフィールドの垂直方向の画素に対して1/4画素分の位相補正をし、ボトムフィールドの垂直方向の画素に対して3/4画素分の位相補正をした画素補間をして第1の解像度の仮想上位画像データを生成し、トップフィールドの垂直方向の画素に対して1/4画素分の位相補正をし、ボトムフィールドの垂直方向の画素に対して3/4画素分の位相補正をする画素縮小をして圧縮画像データに加算する参照画像データを生成する。そして、この画像復号方法では、第1の解像度より低い第2の解像度の動画データを出力する。

【0037】

【発明の実施の形態】以下、本発明の実施の形態とし

て、本発明を適用した画像復号装置について、図面を参照しながら説明する。

【0038】（第1の実施の形態）まず、本発明の第1の実施の形態の画像復号装置について説明する。

【0039】図1に示すように、本発明の第1の実施の形態の画像復号装置10は、垂直方向の有効ライン数が例えば1152本の高解像度画像をMPEG2で画像圧縮したビットストリームが入力され、この入力されたビットストリームを復号するとともに1/2の解像度に縮小して、垂直方向の有効ライン数が例えば576本の標準解像度画像を出力する装置である。

【0040】なお、以下、本発明の実施の形態の説明をするにあたり、高解像度画像のことを上位レイヤーとも呼び、標準解像度画像のことを下位レイヤーとも呼ぶものとする。また、通常、8×8の離散コサイン係数を有するDCTブロックを逆離散コサイン変換した場合8×8の画素から構成される復号データを得ることができるが、例えば、8×8の離散コサイン係数を復号して4×4の画素から構成される復号データを得るような、逆離散コサイン変換をするとともに解像度を縮小する処理を、縮小逆離散コサイン変換という。

【0041】この画像復号装置10は、圧縮された高解像度画像のビットストリームが供給され、このビットストリームを解析するビットストリーム解析装置11と、データの発生頻度に応じた符号長を割り当てる可変長符号化がされた上記ビットストリームを復号する可変長符号復号装置12と、DCTブロックの各係数に量子化ステップを掛ける逆量子化装置13と、フィールドDCTモードで離散コサイン変換がされたDCTブロックに対して縮小逆離散コサイン変換をして標準解像度画像を生成するフィールドモード用縮小逆離散コサイン変換装置14と、フレームDCTモードで離散コサイン変換がされたDCTブロックに対して縮小逆離散コサイン変換をして標準解像度画像を生成するフレームモード用縮小逆離散コサイン変換装置15と、縮小逆離散コサイン変換がされた標準解像度画像と動き補償がされた参照画像とを加算する加算装置16と、参照画像を一時記憶するフレームメモリ17と、フレームメモリ17が記憶した参照画像にフィールド動き予測モードに対応した動き補償をするフィールドモード用動き補償装置18と、フレームメモリ17が記憶した参照画像にフレーム動き予測モードに対応した動き補償をするフレームモード用動き補償装置19と、フレームメモリ17が記憶した画像に対してポストフィルタリングをすることにより、画枠変換をするとともに画素の位相ずれを補正してテレビジョンモニタ等に表示するための標準解像度の画像データを出力する画枠変換・位相ずれ補正装置20とを備えている。

【0042】フィールドモード用縮小逆離散コサイン変換装置14は、入力されたビットストリームのマクロブ

ロックが、フィールドDCTモードで離散コサイン変換されている場合に用いられる。フィールドモード用縮小逆離散コサイン変換装置14は、フィールドDCTモードで離散コサイン変換がされたマクロブロック内の8×8個の係数が示されたDCTブロックに対して、図31で示したような、低域の4×4の係数のみに逆離散コサイン変換を行う。すなわち、水平方向及び垂直方向の低域の4点の離散コサイン係数に基づき縮小逆離散コサイン変換を行う。このフィールドモード用縮小逆離散コサイン変換装置14では、以上のような縮小逆離散コサイン変換を行うことにより、1つのDCTブロックが4×4の画素から構成される標準解像度画像を復号することができる。この復号された画像データの各画素の位相は、図2に示すように、トップフィールドの各画素の垂直方向の位相が1/2、5/2・・・となり、ボトムフィールドの各画素の垂直方向の位相が1、3・・・となる。すなわち、復号された下位レイヤーのトップフィールドでは、先頭画素（位相が1/2の画素）の位相が上位レイヤーのトップフィールドの先頭から1番目と2番目の画素（位相が0と2の画素）の中間位相となり、先頭から2番目の画素（位相が5/2の画素）の位相が上位レイヤーのトップフィールドの先頭から3番目と4番目の画素（位相が4と6の画素）の中間位相となる。また、復号された下位レイヤーのボトムフィールドでは、先頭画素（位相が1の画素）の位相が上位レイヤーのボトムフィールドの先頭から1番目と2番目の画素（位相が1と3の画素）の中間位相となり、先頭から2番目の画素（位相が3の画素）の位相が上位レイヤーのボトムフィールドの先頭から3番目と4番目の画素（位相が5と7の画素）の中間位相となる。

【0043】フレームモード用縮小逆離散コサイン変換装置15は、入力されたビットストリームのマクロブロックが、フレームDCTモードで離散コサイン変換されている場合に用いられる。フレームモード用縮小逆離散コサイン変換装置15は、フレームDCTモードで離散コサイン変換がされたマクロブロック内の8×8個の係数が示されたDCTブロックに対して、縮小逆離散コサイン変換を行う。そして、フレームモード用縮小逆離散コサイン変換装置15では、1つのDCTブロックが4×4の画素から構成される解像度画像を復号するとともに、フィールドモード用縮小逆離散コサイン変換装置14で生成した標準解像度画像の画素の位相と同位相の画像を生成する。すなわち、フレームモード用縮小逆離散コサイン変換装置15で復号された画像データの各画素の位相は、図2に示すように、トップフィールドの各画素の垂直方向の位相が1/2、5/2・・・となり、ボトムフィールドの各画素の垂直方向の位相が1、3・・・となる。

【0044】なお、このフレームモード用縮小逆離散コサイン変換装置15の処理については、その詳細を後述

する。

【0045】加算装置16は、フィールドモード用縮小逆離散コサイン変換装置14又はフレームモード用縮小逆離散コサイン変換装置15により縮小逆離散コサイン変換されたマクロブロックがイントラ画像の場合には、そのイントラ画像をそのままフレームメモリ17に格納する。また、加算装置16は、フィールドモード用縮小逆離散コサイン変換装置14又はフレームモード用縮小逆離散コサイン変換装置15により縮小逆離散コサイン変換されたマクロブロックがインター画像である場合には、そのインター画像に、フィールドモード用動き補償装置18或いはフレームモード用動き補償装置19により動き補償がされた参照画像を合成して、フレームメモリ17に格納する。

【0046】フィールドモード用動き補償装置18は、マクロブロックの動き予測モードがフィールド動き予測モードの場合に用いられる。フィールドモード用動き補償装置18は、フレームメモリ17に記憶されている標準解像度画像の参照画像に対して、直交変換を用いた画素補間を行い、高解像度画像の解像度と同じ解像度の仮想上位画像を生成する。そして、この仮想上位画像に対してフィールド動き予測モードに対応した動き補償をし、この動き補償をした仮想上位画像を直交変換を用いた画素縮小を行い、標準解像度の参照画像を生成する。このフィールドモード用動き補償装置18により動き補償がされた参照画像は、加算装置16に供給され、インター画像に合成される。

【0047】なお、このフィールドモード用動き補償装置18の処理については、その詳細を後述する。

【0048】フレームモード用動き補償装置19は、マクロブロックの動き予測モードがフレーム動き予測モードの場合に用いられる。フレームモード用動き補償装置19は、フレームメモリ17に記憶されている標準解像度画像の参照画像に対して、直交変換を用いた画素補間を行い、高解像度画像の解像度と同じ解像度の仮想上位画像を生成する。そして、この仮想上位画像に対してフィールド動き予測モードに対応した動き補償をし、この動き補償をした仮想上位画像を直交変換を用いた画素縮小を行い、標準解像度の参照画像を生成する。このフレームモード用動き補償装置19により動き補償がされた参照画像は、加算装置16に供給され、インター画像に合成される。

【0049】なお、このフレームモード用動き補償装置19の処理については、その詳細を後述する。

【0050】画枠変換・位相ずれ補正装置20は、フレームメモリ17が記憶した標準解像度の参照画像或いは加算装置16が合成した画像が供給され、この画像をボストフィルタリングにより、トップフィールドとボトムフィールドとの間の位相ずれ成分を補正するとともに画枠を標準解像度のテレビジョンの規格に合致するように

変換する。すなわち、画枠変換・位相ずれ補正装置20は、トップフィールドの各画素の垂直方向の位相が $1/2$ 、 $5/2$ ・・・となり、ボトムフィールドの各画素の垂直方向の位相が 1 、 3 ・・・となる標準解像度画像を、例えば、トップフィールドの各画素の垂直方向の位相が 0 、 2 、 4 ・・・となり、ボトムフィールドの各画素の垂直方向の位相が 1 、 3 、 5 ・・・となるように補正する。また、画枠変換・位相ずれ補正装置20は、高解像度のテレビジョン規格の画枠を、 $1/4$ に縮小して標準解像度のテレビジョン規格の画枠に変換する。

【0051】本発明の第1の実施の形態の画像復号装置10では、以上のような構成を有することにより、高解像度画像をMPEG2で画像圧縮したビットストリームを、復号するとともに解像度を $1/2$ に縮小して、標準解像度画像を出力することができる。

【0052】つぎに、上記フレームモード用縮小逆離散コサイン変換装置15の処理内容について、さらに詳細に説明する。

【0053】なお、このフレームモード用縮小逆離散コサイン変換装置15では、以下に説明する1ブロック処理及び2ブロック処理のいずれか或いは両者の処理を行うことができる。フレームモード用縮小逆離散コサイン変換装置15は、必要に応じて、1ブロック処理又は2ブロック処理を切り換えて用いても良いし、或いは、いずれか一方の処理のみを行っても良い。

【0054】まず、1ブロック処理について説明する。図3に、1ブロック処理の内容を説明するための図を示す。

【0055】フレームモード用縮小逆離散コサイン変換装置15には、図3に示すように、高解像度画像を圧縮符号化したビットストリームが、1つのDCTブロック単位で入力される。

【0056】まず、ステップS1において、この1つのDCTブロックの離散コサイン係数 y （DCTブロックの全ての離散コサイン係数のうち垂直方向の係数を y_1 、 $\sim y_8$ として図中に示す。）に対して、 8×8 の逆離散コサイン変換（IDCT 8×8 ）を行う。逆離散コサイン変換をすることにより、 8×8 の復号された画素データ x （DCTブロックの全ての画素データのうち垂直方向の画素データを x_1 、 $\sim x_8$ として図中に示す。）を得ることができる。

【0057】続いて、ステップS2において、この 8×8 の画素データ x を、垂直方向に1ライン毎交互に取り出して、飛び越し走査に対応した 4×4 のトップフィールドの画素ブロックと、飛び越し走査に対応した 4×4 のボトムフィールドの画素ブロックの2つの画素ブロックに分離する。すなわち、垂直方向に1ライン目の画素データ x_1 と、3ライン目の画素データ x_3 と、5ライン目の画素データ x_5 と、7ライン目の画素データ x_7 とを取り出して、トップフィールドに対応した画素ブロック

を生成する。また、垂直方向に2ライン目の画素データ x_1 と、4ライン目の画素データ x_4 と、6ライン目の画素データ x_6 と、8ライン目の画素データ x_8 とを取り出して、ボトムフィールドに対応した画素ブロックを生成する。なお、DCTブロックの各画素を飛び越し走査に対応した2つの画素ブロックに分離する処理を、以下フィールド分離という。

【0058】続いて、ステップS3において、フィールド分離した2つの画素ブロックそれぞれに対して 4×4 の離散コサイン変換(DCT 4×4)をする。

【0059】続いて、ステップS4において、 4×4 の離散コサイン変換をして得られたトップフィールドに対応する画素ブロックの離散コサイン係数 z (トップフィールドに対応する画素ブロックの全ての係数のうち垂直方向の離散コサイン係数を z_1, z_3, z_5, z_7 として図中に示す。)の高域成分を間引き、 2×2 の離散コサイン係数から構成される画素ブロックとする。また、 4×4 の離散コサイン変換をして得られたボトムフィールドに対応する画素ブロックの離散コサイン係数 z (ボトムフィールドに対応する画素ブロックの全ての係数のうち垂直方向の離散コサイン係数を z_2, z_4, z_6, z_8 として図中に示す。)の高域成分を間引き、 2×2 の離散コサイン係数から構成される画素ブロックとする。

【0060】続いて、ステップS5において、高域成分の離散コサイン係数を間引いた画素ブロックに対して、 2×2 の逆離散コサイン変換(IDCT 2×2)を行う。 2×2 の逆離散コサイン変換をすることにより、 2×2 の復号された画素データ x' (トップフィールドの画素ブロックの全ての画素データのうち垂直方向の画素データを x'_1, x'_3 として図中に示し、また、ボトム

*のうち垂直方向の画素データを x'_2, x'_4 として図中に示す。)を得ることができる。

【0061】続いて、ステップS6において、トップフィールドに対応する画素ブロックの画素データと、ボトムフィールドに対応する画素ブロックの画素データとを、垂直方向に1ラインずつ交互に合成して、 4×4 の画素データから構成される縮小逆離散コサイン変換をしたDCTブロックを生成する。なお、トップフィールドとボトムフィールドに対応した2つの画素ブロックの各画素を垂直方向に交互に合成する処理を、以下フレーム合成という。

【0062】以上のステップS1～ステップS6で示した1ブロック処理を行うことにより、フレームモード用縮小逆離散コサイン変換装置15では、図2で示したような、フィールドモード用縮小逆離散コサイン変換装置14で生成した標準解像度画像の画素の位相と同位相の画素から構成される 4×4 のDCTブロックを生成することができる。

【0063】また、フレームモード用縮小逆離散コサイン変換装置15では、以上のステップS1からステップS6までの1ブロック処理を1つの行列を用いて演算する。具体的には、フレームモード用縮小逆離散コサイン変換装置15では、以上の処理を加法定理を用いて展開計算することにより得られる以下の式1に示す行列 $[FS']$ と、1つのDCTブロックの離散コサイン係数 y ($y_1 \sim y_8$)とを行列演算することにより、縮小逆離散コサイン変換したDCTブロックの画素データ x' ($x'_1 \sim x'_8$)を得ることができる。

【0064】

【数1】

$$[FS'] = \frac{1}{\sqrt{2}} \begin{bmatrix} A & B & D-E & F & G & H & I \\ A-C-D & E-F-G-H-J \\ A & C-D-E-F & G-H & J \\ A-B & D & E & F-G & H-I \end{bmatrix} \quad \dots (1)$$

【0065】但し、この式(1)において、 $A \sim J$ は以下の通りである。

【0066】

【数2】

$$\begin{aligned}
 A &= \frac{1}{\sqrt{2}} \quad D = \frac{1}{4} \quad H = \frac{1}{4} + \frac{1}{2\sqrt{2}} \\
 B &= \frac{\cos \frac{\pi}{16} + \cos \frac{3\pi}{16} + 3\cos \frac{5\pi}{16} - \cos \frac{7\pi}{16}}{4} \\
 E &= \frac{\cos \frac{\pi}{16} - \cos \frac{3\pi}{16} - \cos \frac{5\pi}{16} - \cos \frac{7\pi}{16}}{4} \\
 I &= \frac{\cos \frac{\pi}{16} - \cos \frac{3\pi}{16} + 3\cos \frac{5\pi}{16} + \cos \frac{7\pi}{16}}{4} \\
 F &= \frac{\cos \frac{\pi}{8} - \cos \frac{3\pi}{8}}{4} \\
 C &= \frac{\cos \frac{\pi}{16} - 3\cos \frac{3\pi}{16} - \cos \frac{5\pi}{16} - \cos \frac{7\pi}{16}}{4} \\
 G &= \frac{\cos \frac{\pi}{16} - \cos \frac{3\pi}{16} + \cos \frac{5\pi}{16} + \cos \frac{7\pi}{16}}{4} \\
 J &= \frac{\cos \frac{\pi}{16} + 3\cos \frac{3\pi}{16} - \cos \frac{5\pi}{16} + \cos \frac{7\pi}{16}}{4}
 \end{aligned}$$

【0067】つきに、2ブロック処理について説明する。図4に、2ブロック処理の内容を説明するための図を示す。

【0068】フレームモード用縮小逆離散コサイン変換装置15には、図4に示すように、高解像度画像を圧縮符号化したビットストリームが、2つのDCTブロック単位で入力される。例えば、マクロブロックが4つの輝度成分のDCTブロックと2つの色差成分のDCTブロックとから構成されるいわゆる420フォーマットからなる場合には、垂直方向に隣接した2つの輝度成分

(Y)のDCTブロックが入力される。マクロブロックが図5に示すように構成されている場合には、輝度成分(Y)のDCTブロック0とDCTブロック2とが対となって入力され、また、DCTブロック1とDCTブロック3とが対となって入力される。

【0069】まず、ステップS11において、2つのDCTブロックの離散コサイン係数 y (時間的に前のDCTブロックの全ての離散コサイン係数のうち垂直方向の係数を $y_1 \sim y_8$ として図中に示し、時間的に後のDCTブロックの全ての離散コサイン係数のうち垂直方向の係数を $y_9 \sim y_{16}$ として図中に示す。)に対して、それぞれ独立に 8×8 の逆離散コサイン変換(IDCT $8 \times$

8)を行う。逆離散コサイン変換をすることにより、 8×8 の復号された画素データ x (時間的に前のDCTブロックの全ての画素データのうち垂直方向の画素データを $x_1 \sim x_8$ として図中に示し、時間的に後のDCTブロックの全ての画素データのうち垂直方向の画素データを $x_9 \sim x_{16}$ として図中に示す。)を得ることができる。

【0070】続いて、ステップS12において、2つのDCTブロックの 8×8 の画素データ x を、垂直方向に1ライン毎交互に取り出して、飛び越し走査に対応したトップフィールドの 8×8 の画素ブロックと、飛び越し走査に対応したボトムフィールドの 8×8 の画素ブロックの2つの画素ブロックにフィールド分離する。すなわち、時間的に前のDCTブロックから、垂直方向に1ライン目の画素データ x_1 と、3ライン目の画素データ x_3 と、5ライン目の画素データ x_5 と、7ライン目の画素データ x_7 とを取り出し、時間的に後のDCTブロックから、垂直方向に1ライン目の画素データ x_9 と、3ライン目の画素データ x_{11} と、5ライン目の画素データ x_{13} と、7ライン目の画素データ x_{15} とを取り出して、トップフィールドに対応した 8×8 の画素ブロックを生成する。また、時間的に前のDCTブロックから、垂直方向に2ライン目の画素データ x_2 と、4ライン目の画素データ x_4 と、6ライン目の画素データ x_6 と、8ライン目の画素データ x_8 とを取り出し、時間的に後のDCTブロックから、垂直方向に2ライン目の画素データ x_{10} と、4ライン目の画素データ x_{12} と、6ライン目の画素データ x_{14} と、8ライン目の画素データ x_{16} とを取り出して、ボトムフィールドに対応した画素ブロックを生成する。

【0071】続いて、ステップS13において、フィールド分離した2つの 8×8 の画素ブロックそれぞれに対して 8×8 の離散コサイン変換(DCT 8×8)をする。

【0072】続いて、ステップS14において、 8×8 の離散コサイン変換をして得られたトップフィールドに対応する画素ブロックの離散コサイン係数 z (トップフィールドに対応する画素ブロックの全ての係数のうち垂直方向の離散コサイン係数を $z_1, z_3, z_5, z_7, z_9, z_{11}, z_{13}, z_{15}$ として図中に示す。)の高域成分を間引いて、 4×4 の離散コサイン係数から構成される画素ブロックとする。また、 8×8 の離散コサイン変換をして得られたボトムフィールドに対応する画素ブロックの離散コサイン係数 z (ボトムフィールドに対応する画素ブロックの全ての係数のうち垂直方向の離散コサイン係数を $z_2, z_4, z_6, z_8, z_{10}, z_{12}, z_{14}, z_{16}$ として図中に示す。)の高域成分を間引き、 4×4 の離散コサイン係数から構成される画素ブロックとする。

【0073】続いて、ステップS15において、高域成分の離散コサイン係数を間引いた 4×4 の画素ブロックそれぞれに対して、 4×4 の逆離散コサイン変換(ID

CT4×4)を行う。4×4の逆離散コサイン変換をすることにより、4×4の復号された画素データx' (トップフィールドに対応する画素ブロックの全ての画素データのうち垂直方向の画素データをx'₁, x'₂, x'₃, x'₄として図中に示し、また、ボトムフィールドに対応する画素ブロックの全ての画素データのうち垂直方向の画素データをx'₅, x'₆, x'₇, x'₈として図中に示す。)を得ることができる。

【0074】続いて、ステップS16において、トップフィールドに対応する画素ブロックの画素データと、ボトムフィールドに対応する画素ブロックの画素データとを、垂直方向に1ラインずつ交互にフレーム合成して、8×8の画素データから構成される縮小逆離散コサイン変換をしたDCTブロックを生成する。

【0075】以上のステップS11～ステップS16で示した2ブロック処理を行うことにより、フレームモード用縮小逆離散コサイン変換装置15では、図2で示した*

$$[FS''] = \frac{1}{8\sqrt{2}} \begin{bmatrix} A & B & C & D \end{bmatrix} \dots (2)$$

【0078】但し、この式(2)において、A～Dは、
以下の通りである。

※【0079】

※【数4】

A

$$\begin{array}{llll} 4a+3d-e+f+g & 1+a+2b-c+d+e+3f-g & 1+d+e-f+g & -2a+2b+c-d+e+f+g \\ 4a+3d-e+f+g & 2-a+b-d+3e+f+g & -1-d+e-f+g & -b+d-e-f-g \\ 4a+d+e+f+g & -a-b+d-3e-f-g & -1-d-3e+f+g & -b+2c-d+e+f+g \\ 4a+d+e+f+g & -1-a-3c-d-e-3f+g & 1+d-e-f-3g & -2a+2b+c+d-e-f-g \\ 4a-d-e-f-g & a+b+d-3e-f-g & -1+d+3e-f-g & b-2c-d+e+f+g \\ 4a-d-e-f-g & 1+a+3c-d-e-3f+g & 1-d+e+f+3g & 2a-2b-c+d-e-f-g \\ 4a-3d+e-f-g & -1-a-2b+c+d+e+3f-g & 1-d+e+f-g & 2a-2b-c-d+e+f+g \\ 4a-3d+e-f-g & -2+a-b-d+3e+f+g & -1+d-e+f-g & b+d-e-f-g \end{array}$$

【0080】

★ ★【数5】

B

$$\begin{array}{llll} 2b-2c-d+e+f+3g & -1+2a+b+d-e+f+g & 1+2a+d+e+f-g & 1+a+b-2c+d-e+3f+g \\ -2b+2c+d-e-f-3g & -1-2a+3c-d+e-f-g & -1-2a-d-e-f-g & -a-2b-c-d-3e+f-g \\ -2b+2c-d+e-f+g & -1-2a+2b-c+d-e+f+g & -1-2a+d-e-3f+g & 2-a+2b+c+d+3e-f+g \\ 2b-2c+d-e+f-g & 1-2a+b-d+e-f-g & 1+2a+3d-e+f+g & -1-a-b-d+e-3f-g \\ -2b+2c+d-e+f-g & 1+2a-2b+c+d-e+f+g & -1-2a-d+e+3f-g & -2+a-2b-c+d+3e-f+g \\ 2b-2c-d+e-f+g & -1+2a-b-d+e-f-g & 1+2a-3d+e-f-g & 1+a+b-d+e-3f-g \\ 2b-2c+d-e-f-3g & 1-2a-b+d-e+f+g & 1+2a-d-e-f+g & -1-a-b+2c+d-e+3f+g \\ -2b+2c-d+e+f+3g & 1+2a-3c-d+e-f-g & -1-2a+d+e+f+g & a+2b+c-d-3e+f-g \end{array}$$

【0081】

【数6】

* ような、フィールドモード用縮小逆離散コサイン変換装置14で生成した標準解像度画像の画素の位相と同位相の画素から構成されるDCTブロックを生成することができる。

【0076】また、フレームモード用縮小逆離散コサイン変換装置15では、以上のステップS11～ステップS16までの2ブロック処理を1つの行列を用いて演算する。具体的には、フレームモード用縮小逆離散コサイン変換装置15では、以上の処理を加法定理を用いて展開計算することにより得られる以下の式(2)に示す行列[FS'']と、2つのDCTブロックの離散コサイン係数y(y₁～y₈)とを行列演算して、縮小逆離散コサイン変換したDCTブロックの画素データx'

(x'₁～x'₈)を得ることができる。

【0077】

【数3】

C

$$\begin{array}{cccc}
4a-3d+e-f-g & 2-a+b+d-3e-f-g & -1+d+e+f-g & -b-d+e+f+g \\
4a-3d+e-f-g & 1+a+2b-c-d-e-3f+g & -1-2a+d+e+f+g & -2a+2b+c+d-e-f-g \\
4a-d+e-f-g & -1-a-3c+d+e+3f-g & 1-d+e+f+3g & -2a+2b+c-d+e+f+g \\
4a-d+e-f-g & -a-b-d+3e+f+g & -1+d-3e-f-g & -b+2c+d-e-f-g \\
4a+d+e+f+g & 1+a+3e+d+e+3f-g & +d-e-f-3g & 2a-2b-c-d+e+f+g \\
4a+d+e+f+g & a+b-d+3e+f+g & -1-d-3e+f+g & b-2c+d-e-f-g \\
4a+3d-e+f+g & -2+a-b+d-3e-f-g & -1-d+e-f+g & b-d+e+f+g \\
4a+3d-e+f+g & -1-a-2b+c-d-e-3f+g & 1+d+e-f+g & 2a-2b-c+d-e-f-g
\end{array}$$

【0082】

* * 【数7】

D

$$\begin{array}{cccc}
-2b+2c-d+e+f+3g & -1-2a+3c+d-e+f+g & -1-2a+d+e+f+g & -a-2b-c+d+3e-f+g \\
2b-2c+d-e-f-3g & -1+2a+b-d+e-f-g & 1+2a-d-e-f+g & 1+a+b-2c-d+e-3f-g \\
2b-2c+d-e-f+g & 1-2a+b+d-e+f+g & 1+2a-3d+e-f-g & -1-a-b+d-e+3f+g \\
-2b+2c+d-e+f-g & -1-2a+2b-c-d+e-f-g & -1-2a-d+e+3f-g & 2-a+2b+c-d-3e+f-g \\
2b-2c+d-e+f-g & -1+2a-b+d-e+f+g & 1+2a+3d-e+f+g & 1+a+b+d-e+3f+g \\
-2b+2c-d+e-f+g & 1+2a-2b+c-d+e-f-g & -1-2a+d-e-3f+g & -2+a-2b-c-d-3e+f-g \\
-2b+2c+d-e-f-3g & 1+2a-3c+d-e+f+g & -1-2a-d-e-f-g & a+2b+c+d+3e-f+g \\
2b-2c-d+e+f+3g & 1-2a-b-d+e-f-g & 1+2a+d+e+f-g & -1-a-b+2c-d+e-3f-g
\end{array}$$

【0083】また、この式(2)において、 $a \sim g$ は、以下の通りである。

【0084】

【数8】

$$a = \cos \frac{\pi}{4}$$

$$b = \cos \frac{\pi}{8}$$

$$c = \cos \frac{3\pi}{8}$$

$$d = \cos \frac{\pi}{16}$$

$$e = \cos \frac{3\pi}{16}$$

$$f = \cos \frac{5\pi}{16}$$

$$g = \cos \frac{7\pi}{16}$$

【0085】なお、上記フレームモード用縮小逆離散コ 50

サイン変換装置15では、図5で示したいわゆる420フォーマットのマクロブロックが入力された場合には、輝度成分に対しては上記ステップS11～ステップS16に示した2ブロック処理を行って縮小逆離散コサイン変換を行い、色差成分に対しては、上記ステップS1～ステップS6に示した1ブロック処理を行って縮小逆離散コサイン変換を行っても良い。

【0086】つぎに、上記フィールドモード用動き補償装置18及びフレームモード用動き補償装置19の処理内容について、さらに詳細に説明する。

【0087】フィールドモード用動き補償装置18及びフレームモード用動き補償装置19はともに、図6に示すように、フレームメモリ17が記憶している参照画像に対して離散コサイン変換を用いた画素補間処理を行い仮想上位画像を生成する画素補間部21と、この仮想上位画像に対して動き補償を行い予測上位画像を生成する動き補償部22と、動き補償がされた予測上位画像を離散コサイン変換を用いた画素縮小処理を行い予測下位画像を生成する画素縮小部23とを有している。

【0088】画素補間部21には、標準解像度の参照画像データがフレームメモリ17から供給される。この参照画像データは、上記図2で示したように、トップフィールドの各画素の垂直方向の位相が $1/2$ 、 $5/2$ ・・・となり、ボトムフィールドの各画素の垂直方向の位相が 1 、 3 ・・・となっている。画素補間部21は、この標準解像度の参照画像を離散コサイン変換を用いて画素を補間し、高解像度の画像に変換する。この画素補間部21により画素補間がされた画像を仮想上位画像とい

う。

【0089】動き補償部22は、上記画素補間部21で画素補間した仮想上位画像に対して、動き補償を行う。動き補償部22は、この画像復号装置10に入力されたビットストリームに含まれる動きベクトルを用いて1/2画素精度で動き補償を行う。この動き補償部22により動き補償がされた高解像度の画像を予測上位画像という。

【0090】画素縮小部23は、上記動き補償部22により動き補償がされた高解像度の予測上位画像を離散コサイン変換を用いて画素を縮小し、標準解像度の画像に変換する。この画素縮小部23により画素縮小がされた標準解像度の画像データは、上記図2で示したような、トップフィールドの各画素の垂直方向の位相が1/2、5/2・・・となり、ボトムフィールドの各画素の垂直方向の位相が1、3・・・となる。この画素縮小部23により画素縮小がされた標準解像度の画像を予測下位画像という。

【0091】このようなフィールドモード用動き補償装

*置18及びフレームモード用動き補償装置19は、生成した予測下位画像を加算装置16に供給する。

【0092】以上のような画素補間部21及び画素縮小部23の画像補間処理及び画像縮小処理では、それぞれ、フィールド動き予測モード又はフレーム動き予測モードに対応した行列係数を用いて、処理が行われる。

【0093】つぎに、画素補間部21及び画素縮小部23が演算を行う行列係数について説明する。

【0094】まず、フィールドモード用動き補償装置18の画素補間部21が、フレームメモリ17が記憶している参照画像データの水平方向の画素に対して演算する行列、すなわち、フィールド動き予測モードで動き補償を行う際に参照画像の水平方向の画素に対して画素補間をして仮想上位画像を生成する行列は、以下の式(3)に示すようになる。

【0095】

【数9】

$$\begin{matrix} \text{仮想上位} \\ \text{画像} \end{matrix} \begin{bmatrix} x_0 \\ x_1 \\ x_2 \\ x_3 \\ x_4 \\ x_5 \\ x_6 \\ x_7 \end{bmatrix} = \begin{bmatrix} \text{IDCT8} \end{bmatrix} \cdot \begin{bmatrix} \text{Opad} \end{bmatrix} \cdot \begin{bmatrix} \text{DCT4} \end{bmatrix} \cdot \begin{matrix} \text{参照画像} \\ \begin{bmatrix} x_0 \\ x_1 \\ x_2 \\ x_3 \end{bmatrix} \end{matrix} = \begin{bmatrix} \text{画素補間} \end{bmatrix} \cdot \begin{matrix} \text{参照画像} \\ \begin{bmatrix} x_0 \\ x_1 \\ x_2 \\ x_3 \end{bmatrix} \end{matrix} \quad \dots (3)$$

【0096】上記行列【DCT4】は、4点離散コサイン変換係数であり、フレームメモリ17に記憶している標準解像度の参照画像に対して、4×4画素単位で離散コサイン変換する行列である。その具体的な係数を以下※

※の式(4)に示す。

【0097】

【数10】

$$\begin{bmatrix} \text{DCT4} \end{bmatrix} = \frac{1}{\sqrt{2}} \begin{bmatrix} \cos(\pi/4) & \cos(\pi/4) & \cos(\pi/4) & \cos(\pi/4) \\ \cos(\pi/8) & \cos(3\pi/8) & -\cos(3\pi/8) & -\cos(\pi/8) \\ \cos(\pi/4) & -\cos(\pi/4) & -\cos(\pi/4) & \cos(\pi/4) \\ \cos(3\pi/8) & \cos(\pi/8) & \cos(\pi/8) & -\cos(3\pi/8) \end{bmatrix}$$

・・・(4)

【0098】上記行列【Opad】は、上記行列【DCT4】を演算した結果得られる4×4の離散コサイン係数に対して、水平方向及び垂直方向の高域4点に0を追加して、8×8の離散コサイン係数を生成する行列である。つまり、標準解像度の画像に対応した4×4の離散コサイン係数を含むDCTブロックに対して、高域成分の係数を補間して、高解像度の画像に対応した8×8の

離散コサイン係数を含むDCTブロックに変換する。その具体的な係数を以下の式(5)に示す。

【0099】

【数11】

$$\begin{bmatrix} \text{Opad} \end{bmatrix} = \sqrt{2} \begin{bmatrix} 1 & 0 & 0 & 0 \\ 0 & 1 & 0 & 0 \\ 0 & 0 & 1 & 0 \\ 0 & 0 & 0 & 1 \end{bmatrix} \dots (5)$$

*

※【0100】上記行列【IDCT8】は、上記行列【Opad】を演算した結果得られる8×8の離散コサイン係数から、8×8の画素を得るための8点逆離散コサイン係数である。なお、この行列【IDCT8】は、各係数に $\sqrt{2}$ を乗じて、正規化した行列としている。その具体的な係数を以下の式(6)に示す。

【0101】

【数12】

$$\begin{bmatrix} \text{IDCT8} \end{bmatrix} = \frac{1}{2} \begin{bmatrix} \cos(\pi/4) & \cos(\pi/16) & \cos(\pi/8) & \cos(3\pi/16) & \cos(\pi/4) & \cos(5\pi/16) & \cos(3\pi/8) & \cos(7\pi/16) \\ \cos(\pi/4) & \cos(3\pi/16) & \cos(3\pi/8) & -\cos(7\pi/16) & -\cos(\pi/4) & -\cos(\pi/16) & -\cos(\pi/8) & -\cos(5\pi/16) \\ \cos(\pi/4) & \cos(5\pi/16) & -\cos(3\pi/8) & -\cos(\pi/16) & -\cos(\pi/4) & \cos(7\pi/16) & \cos(\pi/8) & \cos(3\pi/16) \\ \cos(\pi/4) & \cos(7\pi/16) & -\cos(\pi/8) & -\cos(5\pi/16) & \cos(\pi/4) & \cos(3\pi/16) & -\cos(3\pi/8) & -\cos(\pi/16) \\ \cos(\pi/4) & -\cos(7\pi/16) & -\cos(\pi/8) & \cos(5\pi/16) & \cos(\pi/4) & -\cos(3\pi/16) & -\cos(3\pi/8) & \cos(\pi/16) \\ \cos(\pi/4) & -\cos(5\pi/16) & -\cos(3\pi/8) & \cos(\pi/16) & -\cos(\pi/4) & -\cos(7\pi/16) & \cos(\pi/8) & -\cos(3\pi/16) \\ \cos(\pi/4) & -\cos(3\pi/16) & \cos(3\pi/8) & \cos(7\pi/16) & -\cos(\pi/4) & \cos(\pi/16) & -\cos(\pi/8) & \cos(5\pi/16) \\ \cos(\pi/4) & -\cos(\pi/16) & \cos(3\pi/8) & -\cos(3\pi/16) & \cos(\pi/4) & -\cos(5\pi/16) & \cos(3\pi/8) & -\cos(7\pi/16) \end{bmatrix} \dots (6)$$

【0102】以上のような行列を用いて、標準解像度の参照画像を画素補間することにより、フィールド動き予測モードにおいて、この参照画像を高解像度画像に変換した仮想上位画像を得ることができる。そして、動き補償部22がこの仮想上位画像に対して動き補償を行うことにより、予測上位画像が生成される。なお、これらの行列【DCT4】、行列【Opad】、行列【IDCT8】をまとめて、1つの行列【画素補間】とすることにより、その演算を高速化することができる。

【0103】また、フィールドモード用動き補償装置18の画素補間部21が、フレームメモリ17が記憶している参照画像データの垂直方向の画素に対して演算する行列、すなわち、フィールド動き予測モードで動き補償を行う際に参照画像の垂直方向の画素に対して画素補間※40

※をして仮想上位画像を生成する行列は、上記式(3)と同一である。この垂直方向に対する演算は、各フィールドに対して演算される。すなわち、トップフィールドとボトムフィールドそれぞれ独立に演算がされる。

【0104】また、フィールドモード用動き補償装置18の画素縮小部23が、動き補償部22で動き補償をした予測上位画像の水平方向の画素に対して演算する行列、すなわち、フィールド動き予測モードで動き補償をする際に予測上位画像の水平方向の画素に対して画素縮小をして予測下位画像を生成する行列は、下記式(7)に示すようになる。

【0105】

【数13】

$$\begin{bmatrix} \text{予測下位画像} \\ P_0 \\ P_1 \\ P_2 \\ P_3 \end{bmatrix} = \begin{bmatrix} \text{IDCT4} \end{bmatrix} \cdot \begin{bmatrix} \text{区域引き} \end{bmatrix} \cdot \begin{bmatrix} \text{DCT8} \end{bmatrix} \cdot \begin{bmatrix} \text{予測上位画像} \\ P_0 \\ P_1 \\ P_2 \\ P_3 \end{bmatrix} = \begin{bmatrix} \text{画素縮小} \end{bmatrix} \cdot \begin{bmatrix} \text{予測上位画像} \\ P_0 \\ P_1 \\ P_2 \\ P_3 \end{bmatrix} \dots (7)$$

【0106】上記行列【DCT8】は、8点離散コサイン変換係数であり、動き補償部22により動き補償がされた予測上位画像に対して、8×8画素単位で離散コ

サイン変換する行列である。その具体的な係数を以下の式(8)に示す。

【0107】

【数14】

$$\begin{bmatrix} \text{DCT8} \end{bmatrix} = \frac{1}{2} \begin{bmatrix} \cos(\pi/4) & \cos(\pi/4) & \cos(\pi/4) & \cos(\pi/4) & \cos(\pi/4) & \cos(\pi/4) & \cos(\pi/4) & \cos(\pi/4) \\ \cos(\pi/16) & \cos(3\pi/16) & \cos(5\pi/16) & \cos(7\pi/16) & -\cos(7\pi/16) & -\cos(5\pi/16) & -\cos(3\pi/16) & -\cos(\pi/16) \\ \cos(\pi/8) & \cos(3\pi/8) & -\cos(3\pi/8) & -\cos(\pi/8) & -\cos(\pi/8) & -\cos(3\pi/8) & \cos(3\pi/8) & \cos(\pi/8) \\ \cos(3\pi/16) & -\cos(7\pi/16) & -\cos(\pi/16) & -\cos(5\pi/16) & \cos(5\pi/16) & \cos(\pi/16) & \cos(7\pi/16) & -\cos(3\pi/16) \\ \cos(\pi/4) & -\cos(\pi/4) & -\cos(\pi/4) & \cos(\pi/4) & \cos(\pi/4) & -\cos(\pi/4) & -\cos(\pi/4) & \cos(\pi/4) \\ \cos(5\pi/16) & -\cos(\pi/16) & \cos(7\pi/16) & \cos(5\pi/16) & \cos(3\pi/16) & -\cos(7\pi/16) & -\cos(\pi/16) & -\cos(5\pi/16) \\ \cos(3\pi/8) & -\cos(\pi/8) & \cos(\pi/8) & -\cos(3\pi/8) & -\cos(3\pi/8) & \cos(\pi/8) & -\cos(\pi/8) & \cos(3\pi/8) \\ \cos(\pi/16) & -\cos(5\pi/16) & \cos(3\pi/16) & -\cos(\pi/16) & -\cos(\pi/16) & -\cos(3\pi/16) & \cos(5\pi/16) & -\cos(7\pi/16) \end{bmatrix}$$

・・・(8)

【0108】上記行列【低域間引き】は、上記行列【DCT8】を演算した結果得られる8×8の離散コサイン係数に対して、水平方向及び垂直方向の高域4点の係数を取り除き、低域成分のみの4×4の離散コサイン係数を生成する行列である。つまり、高解像度の画像に対応した8×8の離散コサイン係数を含むDCTブロックに対して低域成分のみにするため、係数を間引いて、標準解像度の画像に対応した4×4の離散コサイン係数を含むDCTブロックに変換する。その具体的な係数を以下の式(9)に示す。

【0109】

【数15】

$$\begin{bmatrix} \text{低域間引き} \end{bmatrix} = \frac{1}{\sqrt{2}} \begin{bmatrix} 1 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 1 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 1 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 1 & 0 & 0 & 0 & 0 \end{bmatrix}$$

30

・・・(9)

*

$$\begin{bmatrix} \text{IDCT4} \end{bmatrix} = \frac{1}{\sqrt{2}} \begin{bmatrix} \cos(\pi/4) & \cos(\pi/8) & \cos(\pi/4) & \cos(3\pi/8) \\ \cos(\pi/4) & \cos(3\pi/8) & -\cos(\pi/4) & -\cos(\pi/8) \\ \cos(\pi/4) & -\cos(3\pi/8) & -\cos(\pi/4) & \cos(\pi/8) \\ \cos(\pi/4) & -\cos(\pi/8) & \cos(\pi/4) & -\cos(3\pi/8) \end{bmatrix}$$

・・・(10)

【0112】以上のような行列を用いて、高解像度の予測上位画像を画素縮小することにより、フィールド動き予測モードにおいて、この予測上位画像を標準解像度画像に変換した予測下位画像を得ることができる。なお、これらの行列【DCT8】、行列【低域間引き】、行列【IDCT4】をまとめて、1つの行列【画素縮小】とすることにより、その演算を高速化することができる。

【0113】また、フィールドモード用動き補償装置18の画素縮小部23が、動き補償部22で動き補償をし

【0110】上記行列【IDCT4】は、上記行列【低域間引き】を演算した結果得られる4×4の離散コサイン係数から、4×4の画素を得るための4点逆離散コサイン係数である。なお、この行列【IDCT4】は、各係数に1/√2を乗じて、正規化した行列としている。その具体的な係数を以下の式(10)に示す。

【0111】

【数16】

た予測上位画像の垂直方向の画素に対して演算する行列、すなわち、フィールド動き予測モードで動き補償を行う際に予測上位画像の垂直方向の画素に対して画素縮小をして予測下位画像を生成する行列は、上記式(7)と同一である。この垂直方向に対する演算は、各フィールドに対して演算される。すなわち、トップフィールドとボトムフィールドそれぞれ独立に演算がされる。

【0114】また、フレームモード用動き補償装置19の画素補間部21が、フレームメモリ17が記憶してい

50

る参照画像データの水平方向の画素に対して演算する行列、すなわち、フレーム動き予測モードで動き補償を行う際に参照画像の水平方向の画素に対して画素補間をして仮想上位画像を生成する行列は、上記の式(3)と同一である。

【0115】また、フレームモード用動き補償装置19の画素補間部21が、フレームメモリ17が記憶してい*

仮想上位
画像

$$\begin{bmatrix} x_0 \\ x_1 \\ x_2 \\ x_3 \\ x_4 \\ x_5 \\ x_6 \\ x_7 \end{bmatrix}$$

$$= \begin{bmatrix} \text{IDCT4fs} \end{bmatrix} \cdot \begin{bmatrix} \text{Opad} \end{bmatrix} \cdot \begin{bmatrix} \text{DCT2fs} \end{bmatrix} \cdot$$

【0117】上記行列[DCT2fs]は、フィールド分離型の2点離散コサイン変換係数であり、フレームメモリ17に記憶している標準解像度の参照画像に対して、トップフィールドとボトムフィールドとの画素をそれぞれ分離して、それぞれ独立に2×2画素単位で離散コサイン変換する行列である。その具体的な係数を以下の式(12)に示す。

【0118】

【数18】

$$\begin{bmatrix} \text{DCT2fs} \end{bmatrix} = \begin{bmatrix} \cos(\pi/4) & 0 & \cos(\pi/4) & 0 \\ 0 & \cos(\pi/4) & 0 & \cos(\pi/4) \\ \cos(\pi/4) & 0 & -\cos(\pi/4) & 0 \\ 0 & \cos(\pi/4) & 0 & -\cos(\pi/4) \end{bmatrix}$$

... (12)

【0119】上記行列[Opad]は、上記行列[DC T4]を演算した結果得られる4×4の離散コサイン係

*る参照画像データの垂直方向の画素に対して演算する行列、すなわち、フレーム動き予測モードで動き補償を行う際に参照画像の垂直方向の画素に対して画素補間をして仮想上位画像を生成する行列は、以下の式(11)に示すようになる。

【0116】

【数17】

参照画像

$$\begin{bmatrix} x_0 \\ x_1 \\ x_2 \\ x_3 \end{bmatrix}$$

参照画像

$$\begin{bmatrix} x_0 \\ x_1 \\ x_2 \\ x_3 \end{bmatrix}$$

$$= \begin{bmatrix} \text{画素補間fs} \end{bmatrix} \cdot \begin{bmatrix} x_0 \\ x_1 \\ x_2 \\ x_3 \end{bmatrix} \quad \dots (11)$$

数に対して、水平方向及び垂直方向の高域4点に0を追加して、8×8の離散コサイン係数を生成する行列である。つまり、標準解像度の画像に対応した4×4の離散コサイン係数を含むDCTブロックに対して、高域成分の係数を補間して、高解像度の画像に対応した8×8の離散コサイン係数を含むDCTブロックに変換する。その具体的な係数は上述した式(5)と同一である。

【0120】上記行列[IDCT4fs]は、上記行列[Opad]を演算した結果得られる8×8の離散コサイン係数から8×8の画素を得るための、フィールド分離型の4点逆離散コサイン係数である。この行列[IDCT4fs]は、8×8の離散コサイン係数をトップフィールドとボトムフィールドとに対応させた4×4の係数に分離して、それぞれ独立に4×4の離散コサイン変換をする行列である。なお、この行列[IDCT4fs]は、各係数に√2を乗じて、正規化した行列として示す。その具体的な係数を以下の式(13)に示す。

【0121】

【数19】

$$\begin{bmatrix} \text{IDCT4fs} \end{bmatrix} = \frac{1}{\sqrt{2}} \begin{bmatrix} \cos(\pi/4) & 0 & \cos(\pi/8) & 0 & \cos(\pi/4) & 0 & \cos(3\pi/8) & 0 \\ 0 & \cos(\pi/4) & 0 & \cos(\pi/8) & 0 & \cos(\pi/4) & 0 & \cos(3\pi/8) \\ \cos(\pi/4) & 0 & \cos(3\pi/8) & 0 & -\cos(\pi/4) & 0 & -\cos(\pi/8) & 0 \\ 0 & \cos(\pi/4) & 0 & \cos(3\pi/8) & 0 & -\cos(\pi/4) & 0 & -\cos(\pi/8) \\ \cos(\pi/4) & 0 & -\cos(3\pi/8) & 0 & -\cos(\pi/4) & 0 & \cos(\pi/8) & 0 \\ 0 & \cos(\pi/4) & 0 & -\cos(3\pi/8) & 0 & -\cos(\pi/4) & 0 & \cos(\pi/8) \\ \cos(\pi/4) & 0 & -\cos(\pi/8) & 0 & \cos(\pi/4) & 0 & -\cos(3\pi/8) & 0 \\ 0 & \cos(\pi/4) & 0 & -\cos(\pi/8) & 0 & \cos(\pi/4) & 0 & -\cos(3\pi/8) \end{bmatrix}$$

... (13)

【0122】以上のような行列を用いて、標準解像度の参照画像を画素補間することにより、フレーム動き予測モードにおいて、この参照画像を高解像度画像に変換した仮想上位画像を得ることができる。そして、動き補償部22がこの仮想上位画像に対して動き補償を行うことにより、予測上位画像が生成される。なお、これらの行列[DCT2fs]、行列[Opad]、行列[IDCT4fs]をまとめて、1つの行列[画素補間fs]とすることにより、その演算を高速化することができる。

【0123】また、フレームモード用動き補償装置19の画素縮小部23が、動き補償部22で動き補償をした予測上位画像の水平方向の画素に対して演算する行列、すなわち、フレーム動き予測モードで動き補償を行う際*

に予測上位画像の水平方向の画素に対して画素縮小をして予測下位画像を生成する行列は、上記式(3)と同一である。

【0124】また、フレームモード用動き補償装置19の画素縮小部23が、動き補償部22で動き補償をした予測上位画像の垂直方向の画素に対して演算する行列、すなわち、フレーム動き予測モードで動き補償を行う際に予測上位画像の垂直方向の画素に対して画素縮小をして予測下位画像を生成する行列は、下記式(14)に示すようになる。

【0125】

【数20】

予測下位
画像

$$\begin{bmatrix} P_0 \\ P_1 \\ P_2 \\ P_3 \end{bmatrix}$$

$$=$$

$$\begin{bmatrix} \text{IDCT2fs} \end{bmatrix}$$

$$\cdot$$

$$\begin{bmatrix} \text{画素補間fs} \end{bmatrix}$$

$$\cdot$$

$$\begin{bmatrix} \text{DCT4fs} \end{bmatrix}$$

$$\cdot$$

$$\begin{bmatrix} \text{画素縮小fs} \end{bmatrix}$$

$$\cdot$$

$$\begin{bmatrix} P_0 \\ P_1 \\ P_2 \\ P_3 \end{bmatrix}$$

$$=$$

$$\begin{bmatrix} \text{画素縮小fs} \end{bmatrix}$$

$$\cdot$$

$$\begin{bmatrix} P_0 \\ P_1 \\ P_2 \\ P_3 \end{bmatrix}$$

$$\cdot$$

$$\begin{bmatrix} P_0 \\ P_1 \\ P_2 \\ P_3 \end{bmatrix}$$

$$\cdot$$

$$\begin{bmatrix} P_0 \\ P_1 \\ P_2 \\ P_3 \end{bmatrix}$$

$$\cdot$$

$$\begin{bmatrix} P_0 \\ P_1 \\ P_2 \\ P_3 \end{bmatrix}$$

$$\cdot$$

$$\begin{bmatrix} P_0 \\ P_1 \\ P_2 \\ P_3 \end{bmatrix}$$

$$\cdot$$

$$\begin{bmatrix} P_0 \\ P_1 \\ P_2 \\ P_3 \end{bmatrix}$$

$$\cdot$$

$$\begin{bmatrix} P_0 \\ P_1 \\ P_2 \\ P_3 \end{bmatrix}$$

$$\cdot$$

$$\begin{bmatrix} P_0 \\ P_1 \\ P_2 \\ P_3 \end{bmatrix}$$

$$\cdot$$

... (14)

【0126】上記行列[DCT4fs]は、フィールド分離型の4点離散コサイン変換係数であり、動き補償部22により動き補償がされた予測上位画像に対して、トップフィールドとボトムフィールドとの画素をそれぞれ分離して、それぞれ独立に4×4画素単位で離散コサイ

ン変換する行列である。その具体的な係数を以下の式(15)に示す。

【0127】

【数21】

(22)

$$\begin{aligned}
 & \begin{matrix} & 41 & & & 42 \\ \left[\begin{matrix} \text{DCT4fs} \end{matrix} \right] & = & \frac{1}{\sqrt{2}} & \begin{bmatrix} \cos(\pi/4) & 0 & \cos(\pi/4) & 0 & \cos(\pi/4) & 0 & \cos(\pi/4) & 0 \\ 0 & \cos(\pi/4) & 0 & \cos(\pi/4) & 0 & \cos(\pi/4) & 0 & \cos(\pi/4) \\ \cos(\pi/8) & 0 & \cos(3\pi/8) & 0 & -\cos(3\pi/8) & 0 & -\cos(\pi/8) & 0 \\ 0 & \cos(\pi/8) & 0 & \cos(3\pi/8) & 0 & -\cos(3\pi/8) & 0 & -\cos(\pi/8) \\ \cos(\pi/4) & 0 & -\cos(\pi/4) & 0 & -\cos(\pi/4) & 0 & \cos(\pi/4) & 0 \\ 0 & \cos(\pi/4) & 0 & -\cos(\pi/4) & 0 & -\cos(\pi/4) & 0 & \cos(\pi/4) \\ \cos(3\pi/8) & 0 & \cos(\pi/8) & 0 & \cos(\pi/8) & 0 & -\cos(3\pi/8) & 0 \\ 0 & \cos(3\pi/8) & 0 & \cos(\pi/8) & 0 & \cos(\pi/8) & 0 & -\cos(3\pi/8) \end{bmatrix} \end{matrix} \\
 & \dots (15)
 \end{aligned}$$

【0128】上記行列〔低域間引き〕は、上記行列〔DCT4fs〕を演算した結果得られる8×8の離散コサイン係数に対して、水平方向及び垂直方向の高域4点の係数を取り除き、低域成分のみの4×4の離散コサイン係数を生成する行列である。つまり、高解像度の画像に対応した8×8の離散コサイン係数を含むDCTブロックに対して低域成分のみにするため、係数を間引いて、標準解像度の画像に対応した4×4の離散コサイン係数を含むDCTブロックに変換する。その具体的な係数は、上述した式(9)と同様である。

【0129】上記行列〔IDCT2fs〕は、上記行列〔低域間引き〕を演算した結果得られる4×4の離散コサイン係数から4×4の画素を得るための、フィールド分離型の4点逆離散コサイン係数である。この行列〔IDCT2fs〕は、4×4の離散コサイン係数をトップフィールドとボトムフィールドとに対応させた2×2の係数に分離して、それぞれ独立に2×2の離散コサイン変換をする行列である。なお、この行列〔IDCT2fs〕は、各係数に1/√2を乗じて、正規化した行列としている。その具体的な係数を以下の式(16)に示す。

【0130】

【数22】

$$\begin{aligned}
 & \left[\begin{matrix} \text{IDCT2fs} \end{matrix} \right] = \begin{bmatrix} \cos(\pi/4) & 0 & \cos(\pi/4) & 0 \\ 0 & \cos(\pi/4) & 0 & \cos(\pi/4) \\ \cos(\pi/4) & 0 & -\cos(\pi/4) & 0 \\ 0 & \cos(\pi/4) & 0 & -\cos(\pi/4) \end{bmatrix} \\
 & \dots (16)
 \end{aligned}$$

【0131】以上のような行列を用いて、高解像度の予測上位画像を画素縮小することにより、この予測上位画像を標準解像度画像に変換した予測下位画像を得ること

ができる。なお、これらの行列〔DCT4fs〕、行列〔低域間引き〕、行列〔IDCT2fs〕をまとめて、1つの行列〔画素縮小fs〕とすることにより、その演算を高速化することができる。

【0132】以上のように本発明の第1の実施の形態の画像復号装置10では、フィールドDCTモードでは、トップフィールドとボトムフィールドとのそれぞれに4×4の縮小逆離散コサイン変換を行い標準解像度画像を復号し、フレームDCTモードでは、フレーム分離をして縮小逆離散コサイン変換を行い標準解像度画像を復号する。この画像復号装置10では、このようにフィールドDCTモードとフレームDCTモードとで異なる処理を行うため、飛び越し走査画像が有するインタレース性を損なうことなく、かつ、フィールドDCTモードとフレームDCTモードとで復号した画像の位相を同一とすることができ、出力する画像の画質を劣化させない。

【0133】また、この第1の実施の形態の画像復号装置10では、動き補償の際に離散コサイン変換を用いて画像補間処理を行うことにより、フレームメモリ17内でトップフィールドとボトムフィールドとの間で画素間の位相ずれが生じていても、仮想上位画像ではその位相ずれが生じない。そのため、位相ずれが生じていない画像に対して動き補償をすることができ、動き補償に起因する画質の劣化が生じず、高精度な標準解像度画像を提供することができる。また、この画像復号装置10では、動き補償の際に離散コサイン変換を用いて画像縮小処理を行うことにより、フィールドモード用縮小逆離散コサイン変換装置14及びフレームモード用縮小逆離散コサイン変換装置15が出力する画像の位相と同位相の画像を出力することができる。そのため、位相ずれが生じていない画像に対して動き補償をすることができ、動き補償に起因する画質の劣化が生じず、高精度な標準解像度画像を提供することができる。

【0134】また、この第1の実施の形態の画像復号装

置10では、動き補償の際の画素補間及び画素縮小の処理で、離散コサイン変換のポイント数が可逆性を有している。そのため、ハーフバンドフィルタ等を用いて画素補間を行う場合に比較して、フィルタによる周波数特性の劣化が低減される。また、参照するフレームの画素がDCTブロック内で閉じており、ブロック歪み等の画質の劣化に繋がらない。

【0135】なお、上記画像復号装置10では、フィールドモード用縮小逆離散コサイン変換装置14の4×4の縮小逆離散コサイン変換処理、及び、フレームモード用縮小逆離散コサイン変換装置15の上記ステップS1～ステップS6による1ブロック処理による縮小逆離散コサイン変換処理、及び、フィールドモード用動き補償装置18及びフレームモード用動き補償装置19の離散*

* コサイン変換処理を、高速アルゴリズムを用いて処理してもよい。

【0136】例えば、Wangのアルゴリズム（参考文献：Zhong DE Wang., "Fast Algorithms for the Discrete W Transform and for the Discrete Fourier Transform", IEEE Tr. ASSP-32, NO. 4, pp. 803-816, Aug. 1984）を用いることにより、処理を高速化することができる。

【0137】フィールドモード用縮小逆離散コサイン変換装置14が演算をする行列を、Wangのアルゴリズムを用いて分解すると、以下の式（17）に示すように分解される。

【0138】

【数23】

$$\begin{aligned}
 [C_{\frac{1}{2}}]^{-1} &= [C_{\frac{1}{2}}] = \frac{1}{\sqrt{2}} \begin{bmatrix} 1 & 0 & 0 & 1 \\ 0 & 1 & 1 & 0 \\ 0 & 1 & -1 & 0 \\ 1 & 0 & 0 & -1 \end{bmatrix} \begin{bmatrix} [C_{\frac{1}{2}}] \\ [\overline{C}_{\frac{1}{2}}] \end{bmatrix} \begin{bmatrix} 1 & 0 & 0 & 1 \\ 0 & 0 & 1 & 0 \\ 0 & 0 & 0 & 1 \\ 0 & 1 & 0 & 0 \end{bmatrix} \\
 [C_{\frac{1}{2}}] &= [C_{\frac{1}{2}}]^T = \begin{bmatrix} \frac{1}{\sqrt{2}} & \frac{1}{\sqrt{2}} \\ \frac{1}{\sqrt{2}} & -\frac{1}{\sqrt{2}} \end{bmatrix} = \frac{1}{\sqrt{2}} \begin{bmatrix} 1 & 1 \\ 1 & -1 \end{bmatrix} \quad C_r = \cos(r\pi) \\
 [\overline{C}_{\frac{1}{2}}] &= \begin{bmatrix} -C_{\frac{1}{8}} & C_{\frac{9}{8}} \\ C_{\frac{9}{8}} & C_{\frac{1}{8}} \end{bmatrix} = \begin{bmatrix} 1 & 0 & -1 \\ 0 & 1 & 1 \end{bmatrix} \begin{bmatrix} -C_{\frac{1}{8}} + C_{\frac{9}{8}} & 0 & 0 \\ 0 & C_{\frac{1}{8}} + C_{\frac{9}{8}} & 0 \\ 0 & 0 & C_{\frac{9}{8}} \end{bmatrix} \begin{bmatrix} 1 & 0 \\ 0 & 1 \\ 1 & -1 \end{bmatrix} \quad \dots (17)
 \end{aligned}$$

【0139】また、図7にフィールドモード用縮小逆離散コサイン変換装置14の処理にWangのアルゴリズムを適用した場合の処理フローを示す。この処理フローに示すように、第1から第5の乗算器14a～14e及び第1から第9の加算器14f～14nを用いて、高速化を実現することができる。

【0140】フレームモード用縮小逆離散コサイン変換装置15が演算をする行列 $[FS']$ を、Wangのアルゴリズムを用いて分解すると、以下の式（18）に示すように分解される。

【0141】

【数24】

$$[FS'] = \frac{1}{\sqrt{2}} \begin{bmatrix} 1 & 0 & 0 & 0 \\ 0 & 0 & 0 & 1 \\ 0 & 1 & 0 & 0 \\ 0 & 0 & 1 & 0 \end{bmatrix} \begin{bmatrix} 1 & 0 & 1 & 0 \\ 0 & 1 & 0 & 1 \\ 1 & 0 & -1 & 0 \\ 0 & 1 & 0 & -1 \end{bmatrix} \begin{bmatrix} [M_1] \\ [M_2] \end{bmatrix} \begin{bmatrix} 1 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 1 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 1 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 1 & 0 \\ 0 & 0 & 0 & 1 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 1 & 0 & 0 \\ 0 & 1 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 & 1 \end{bmatrix}$$

$$[M_1] = \begin{bmatrix} 1 & 1 \\ 1 & -1 \end{bmatrix} \begin{bmatrix} 1 & 0 & 0 & 0 \\ 0 & 1 & 1 & 1 \end{bmatrix} \begin{bmatrix} A & 0 & 0 & 0 \\ 0 & D & 0 & 0 \\ 0 & 0 & F & 0 \\ 0 & 0 & 0 & H \end{bmatrix}$$

$$[M_2] = \begin{bmatrix} 1 & 1 & 0 \\ 1 & 0 & 1 \end{bmatrix} \begin{bmatrix} -1 & 1 & 0 & 0 & 0 & 0 \\ 0 & 0 & 1 & 0 & 1 & 0 \\ 0 & 0 & 0 & 1 & 0 & 1 \end{bmatrix} \begin{bmatrix} E & 0 & 0 & 0 \\ 0 & G & 0 & 0 \\ 0 & 0 & B & 0 \\ 0 & 0 & 0 & C \\ 0 & 0 & 0 & I \\ 0 & 0 & 0 & J \end{bmatrix} \dots (18)$$

【0142】但し、この式(18)において、A～J
は、以下の通りである。

【0143】

【数25】

$$A = \frac{1}{\sqrt{2}} \quad F = \frac{\cos \frac{\pi}{8} - \cos \frac{3\pi}{8}}{4}$$

$$D = \frac{1}{4} \quad H = \frac{1}{4} + \frac{1}{2\sqrt{2}}$$

$$B = \frac{\cos \frac{\pi}{16} + \cos \frac{3\pi}{16} + 3\cos \frac{5\pi}{16} - \cos \frac{7\pi}{16}}{4}$$

$$C = \frac{\cos \frac{\pi}{16} - 3\cos \frac{3\pi}{16} - \cos \frac{5\pi}{16} - \cos \frac{7\pi}{16}}{4}$$

$$E = \frac{\cos \frac{\pi}{16} - \cos \frac{3\pi}{16} - \cos \frac{5\pi}{16} - \cos \frac{7\pi}{16}}{4}$$

$$G = \frac{\cos \frac{\pi}{16} - \cos \frac{3\pi}{16} + \cos \frac{5\pi}{16} + \cos \frac{7\pi}{16}}{4}$$

$$I = \frac{\cos \frac{\pi}{16} - \cos \frac{3\pi}{16} + 3\cos \frac{5\pi}{16} + \cos \frac{7\pi}{16}}{4}$$

$$J = \frac{\cos \frac{\pi}{16} + 3\cos \frac{3\pi}{16} - \cos \frac{5\pi}{16} + \cos \frac{7\pi}{16}}{4}$$

【0144】また、図8にフレームモード用縮小逆離散
コサイン変換装置15の処理にWangのアルゴリズム
を適用した場合の処理フローを示す。この処理フローに

示すように、第1から第10の乗算器15a~15j及び第1から第13の加算器15k~15wを用いて、高速化を実現することができる。

【0145】(第2の実施の形態)つぎに、本発明の第2の実施の形態の画像復号装置について説明する。なお、この第2の実施の形態の画像復号装置の説明にあたり、上記第1の画像復号装置10と同一の構成要素については図面中に同一の符号を付け、その詳細な説明を省略する。

【0146】図9に示すように、本発明の第2の実施の形態の画像復号装置30は、垂直方向の有効ライン数が例えば1152本の高解像度画像をMPEG2で画像圧縮したビットストリームが入力され、この入力されたビットストリームを復号するとともに1/2の解像度に縮小して、垂直方向の有効ライン数が例えば576本の標準解像度画像を出力する装置である。

【0147】この画像復号装置30は、圧縮された高解像度画像のビットストリームが供給され、このビットストリームを解析するビットストリーム解析装置11と、データの発生頻度に応じた符号長を割り当てる可変長符号化がされた上記ビットストリームを復号する可変長符号復号装置12と、DCTブロックの各係数に量子化ステップを掛ける逆量子化装置13と、フィールドDCTモードで離散コサイン変換がされたDCTブロックに対して縮小逆離散コサイン変換をして標準解像度画像を生成するフィールドモード用位相補正縮小逆離散コサイン変換装置31と、フレームDCTモードで離散コサイン変換がされたDCTブロックに対して縮小逆離散コサイン変換をして標準解像度画像を生成するフレームモード用位相補正縮小逆離散コサイン変換装置32と、縮小逆離散コサイン変換がされた標準解像度画像と動き補償がされた参照画像とを加算する加算装置16と、参照画像を一時記憶するフレームメモリ17と、フレームメモリ17が記憶した参照画像にフィールド動き予測モードに対応した動き補償をするフィールドモード用動き補償装置33と、フレームメモリ17が記憶した参照画像にフレーム動き予測モードに対応した動き補償をするフレームモード用動き補償装置34と、フレームメモリ17に記憶した画像に対して、画枠交換をしてモニタ等に表示するための標準解像度の画像データを出力する画枠交換装置35とを備えている。

【0148】フィールドモード用位相補正縮小逆離散コサイン変換装置31は、入力されたビットストリームのマクロブロックが、フィールドDCTモードで離散コサイン変換されている場合に用いられる。フィールドモード用位相補正縮小逆離散コサイン変換装置31は、フィールドDCTモードで離散コサイン変換がされたマクロブロック内の8×8個の係数が示されたDCTブロックの全ての係数のうち4×8の係数のみに対して、トップフィールドとボトムフィールドの垂直方向の画素の位相

ずれを補正した逆離散コサイン変換を行う。すなわち、水平方向に対して低域の4点の離散コサイン係数に基づき逆離散コサイン変換を行い、垂直方向に対して8点の離散コサイン係数に基づき位相ずれを補正した逆離散コサイン変換を行う。具体的には、トップフィールドの垂直方向の各画素に対しては、1/4画素分の位相補正を行い、ボトムフィールドの垂直方向の各画素に対しては、3/4画素分の位相補正を行う。そして、以上のような縮小逆離散コサイン変換を行うことにより、図10に示すような、トップフィールドの各画素の垂直方向の位相が1/4、9/4・・・・となり、ボトムフィールドの各画素の垂直方向の位相が5/4、13/4・・・・となる標準解像度画像(下位レイヤー)を生成する。

【0149】フレームモード用位相補正縮小逆離散コサイン変換装置32は、入力されたビットストリームのマクロブロックが、フレームDCTモードで離散コサイン変換されている場合に用いられる。フレームモード用位相補正縮小逆離散コサイン変換装置32は、フレームDCTモードで離散コサイン変換がされたマクロブロック内の8×8個の係数が示されたDCTブロックに対して、詳細を後述する1ブロック処理或いは2ブロック処理により、トップフィールドとボトムフィールドの垂直方向の画素の位相ずれを補正した縮小逆離散コサイン変換を行う。そして、フィールドモード用位相補正縮小逆離散コサイン変換装置31で生成した標準解像度画像の画素の位相と同位相の画像を生成する。すなわち、1ブロック処理或いは2ブロック処理で縮小逆離散コサイン変換を行うことにより、図10に示すような、トップフィールドの各画素の垂直方向の位相が1/4、9/4・・・・となり、ボトムフィールドの各画素の垂直方向の位相が5/4、13/4・・・・となる標準解像度画像(下位レイヤー)を生成する。

【0150】フィールドモード用動き補償装置33は、マクロブロックの動き予測モードがフィールド動き予測モードの場合に用いられる。フィールドモード用動き補償装置33は、フレームメモリ17に記憶されている標準解像度画像の参照画像に対して、直交変換を用いた画素補間を行い、高解像度画像の解像度と同じ解像度の仮想上位画像を生成する。そして、この仮想上位画像に対してフィールド動き予測モードに対応した動き補償をし、この動き補償をした仮想上位画像を直交変換を用いた画素縮小を行い、標準解像度の参照画像を生成する。このフィールドモード用動き補償装置33により動き補償がされた参照画像は、加算装置16に供給され、インター画像に合成される。

【0151】フレームモード用動き補償装置34は、マクロブロックの動き予測モードがフレーム動き予測モードの場合に用いられる。フレームモード用動き補償装置34は、フレームメモリ17に記憶されている標準解像度画像の参照画像に対して、直交変換を用いた画素補間

を行い、高解像度画像の解像度と同じ解像度の仮想上位画像を生成する。そして、この仮想上位画像に対してフィールド動き予測モードに対応した動き補償をし、この動き補償をした仮想上位画像を直交変換を用いた画素縮小を行い、標準解像度の参照画像を生成する。このフレームモード用動き補償装置34により動き補償がされた参照画像は、加算装置16に供給され、インター画像に合成される。

【0152】画枠変換装置35は、フレームメモリ17が記憶した標準解像度の参照画像が供給され、この参照画像をポストフィルタリングにより、画枠を標準解像度のテレビジョンの規格に合致するように変換する。すなわち、画枠変換装置35は、高解像度のテレビジョン規格の画枠を、 $1/4$ に縮小した標準解像度のテレビジョン規格の画枠に変換する。なお、この画枠変換装置35は、フレームメモリ17に格納されている画像がトップフィールドとボトムフィールドとの間に位相ずれが生じていないので、上述した第1の実施の形態の画枠変換・位相ずれ補正装置20と異なり、画素の位相ずれの補正は行わなくて良い。

【0153】本発明の第2の実施の形態の画像復号装置30では、以上のような構成を有することにより、高解像度画像をMPEG2で画像圧縮したビットストリームを、復号するとともに $1/2$ の解像度に縮小して、標準解像度画像を出力することができる。

【0154】つぎに、上記フィールドモード用位相補正縮小逆離散コサイン変換装置31の処理内容について、さらに詳細に説明する。

【0155】フィールドモード用位相補正縮小逆離散コサイン変換装置31には、図11に示すように、高解像度画像を圧縮符号化したビットストリームが、1つのDCTブロック単位で入力される。

【0156】まず、ステップS21において、この1つのDCTブロックの離散コサイン係数 y （DCTブロックの全ての離散コサイン係数のうち垂直方向の係数を $y_1 \sim y_8$ として図中に示す。）に対して、 8×8 の逆離散コサイン変換（IDCT 8×8 ）を行う。逆離散コサイン変換をすることにより、 8×8 の復号された画素データ x （DCTブロックの全ての画素データのうち垂直方向の画素データを $x_1 \sim x_8$ として図中に示す。）を得ることができる。

【0157】続いて、ステップS22において、この 8×8 の画素データを、 4×8 の位相補正フィルタ行列によりDCTブロック内で閉じた変換を行い、位相補正した画素データ x' （全ての画素データのうち垂直方向の画素データを x'_1, x'_2, x'_3, x'_4 として図中に示す。）を得る。

【0158】以上のステップS21～ステップS22の処理を行うことにより、フィールドモード用位相補正縮小逆離散コサイン変換装置31では、トップフィールド

とボトムフィールドとの間で、画素の位相ずれがない画像を生成することができる。

【0159】また、フィールドモード用位相補正縮小逆離散コサイン変換装置31では、図12に示すように、以上の処理を1つの行列（ 4×8 位相補正IDCT行列）を用いて演算してもよい。

【0160】つぎに、上記フィールドモード用位相補正縮小逆離散コサイン変換装置31により演算が行われる 4×8 位相補正IDCT行列の設計手順を図13に示し、この 4×8 位相補正IDCT行列について説明する。この 4×8 位相補正IDCT行列は、プロトタイプフィルタをポリフェーズ分解して作成される。

【0161】ここで、画像復号装置30では、図14(a)に示すような周波数特性の高解像度画像を、図14(b)に示すような信号帯域がローパスフィルタにより半分とされた周波数特性の $1/2$ の解像度の標準解像度画像に、ダウンデコードする。そのため、プロトタイプフィルタに求められる周波数特性は、標準解像度画像の $1/4$ 位相の画素値を得ることができるように、図14(c)に示すような4倍のオーバーサンプリングを行った周波数特性となる。

【0162】まず、ステップS31において、ナイキスト周波数以下を等間隔に $\{(N-1)/2\}$ 分割し、その周波数サンプルからゲインリストを作成する。例えば、図15に示すように、ナイキスト周波数以下の周波数を等間隔に $(57-1)/2=28$ 分割して、29個のゲインリストを作成する。

【0163】続いて、ステップS32において、周波数サンプリング法により、57個のインパルス応答を作成する。すなわち、29個のゲインリストを逆離散フーリエ変換して、57個のFIRフィルタのインパルス応答を作成する。この57個のインパルス応答を図16に示す。

【0164】続いて、ステップS33において、このインパルス応答に窓関数をかけて、57タップのフィルタ係数 $c_1 \sim c_{57}$ を作成する。

【0165】このステップS33で作成されたフィルタがプロトタイプフィルタとなる。

【0166】続いて、ステップS34において、57個のフィルタ係数 $c_1 \sim c_{57}$ を有するプロトタイプフィルタをポリフェーズ分解して、 $1/4$ 位相補正特性を有する14個のフィルタ係数 $c'_1 \sim c'_{14}$ のみを取り出し、ポリフェーズフィルタを作成する。

【0167】ここで、ポリフェーズフィルタとは、図17に示すように、入力信号をN倍にオーバーサンプリングし、オーバーサンプリングして得られた信号からN画素間隔で画素を抜き出すポリフェーズ分解を行い、入力信号と $1/N$ 位相のずれをもった信号を出力するフィルタである。例えば、入力信号に対して $1/4$ 位相ずれた信号を得るためには、図18に示すように、入力信号を

S1

4倍にオーバーサンプリングして、この信号から1/4位相ずれた信号を取り出せばよい。

【0168】具体的に、57個の係数を有するプロトタイプフィルタ $c_1 \sim c_{57}$ から作成された14個のフィルタ

$-0.000413627 \ 0.0039878 \ 0.00229913 \ -0.015080 \ -0.00939227 \ 0.0561242 \ 0.119497$

S2

*ルタ係数 $c'_1 \sim c'_{14}$ は、例えば、以下の式(19)で示すような係数となる。

【0169】

【数26】

$0.095091 \ 0.017216 \ -0.0190084 \ -0.00554409 \ 0.00518009 \ 0.0014488 \ -0.00122162$

---(19)

【0170】このようにポリフェーズフィルタを作成した後、トップフィールド用の 4×8 位相補正IDCT行列と、ボトムフィールド用の 4×8 位相補正IDCT行列とで、設計処理が分割する。

【0171】まず、トップフィールド用の 4×8 位相補正IDCT行列を作成する場合には、ステップS35において、フィルタ係数が1/4位相補正特性となるように、ポリフェーズ分解された14個のフィルタ係数 $c'_1 \sim c'_{14}$ から、群遅延が1/4、9/4、17/4、25/4

※4、25/4位相となる8個の係数を取り出し、 4×8 位相補正フィルタ行列を作成する。このように作成された 4×8 位相補正フィルタを、図19に示す。

【0172】例えば、上記式(19)の14個のフィルタ係数 $c'_1 \sim c'_{14}$ から、以下の式(20)で示すような係数が取り出される。

【0173】

【数27】

$\left\{ \begin{array}{l} 25/4 \text{ 遅延} \\ 17/4 \text{ 遅延} \\ 9/4 \text{ 遅延} \\ 1/4 \text{ 遅延} \end{array} \right. \begin{array}{l} -0.000413627 \ 0.0039878 \ 0.00229913 \ -0.015080 \ -0.00939227 \ 0.0561242 \ 0.119497 \\ 0.00229913 \ -0.015080 \ -0.00939227 \ 0.0561242 \ 0.119497 \\ -0.00939227 \ 0.0561242 \ 0.119497 \\ 0.119497 \end{array}$

0.095091

0.095091 0.017216 -0.0190084

0.095091 0.017216 -0.0190084 -0.00554409 0.00518009

0.095091 0.017216 -0.0190084 -0.00554409 0.00518009 0.0014488 -0.00122162

---(20)

【0174】式(20)の係数から 4×8 位相補正フィルタ行列を求めると、以下の式(21)で示すような行列となる。

★

$\begin{array}{cccccccc} 0.119497 & 0.095091 & 0.017216 & -0.0190084 & -0.00554409 & 0.00518009 & 0.0014488 & -0.00122162 \\ -0.00939227 & 0.0561242 & 0.119497 & 0.095091 & 0.017216 & -0.0190084 & -0.00554409 & 0.00518009 \\ 0.00229913 & -0.015080 & -0.00939227 & 0.0561242 & 0.119497 & 0.095091 & 0.017216 & -0.0190084 \\ -0.000413627 & 0.0039878 & 0.00229913 & -0.015080 & -0.00939227 & 0.0561242 & 0.119497 & 0.095091 \end{array}$

---(21)

【0176】この式(21)で示した 4×8 位相補正フィルタ行列を正規化すると、以下の式(22)に示すような行列となる。

☆

$\begin{array}{cccccccc} 0.581919 & 0.447153 & 0.809559 & -0.0893847 & -0.0260704 & 0.0243587 & 0.0088128 & -0.00574453 \\ -0.0382407 & 0.216359 & 0.461067 & 0.366915 & 0.088429 & -0.0733453 & -0.0213923 & 0.0188877 \\ 0.00931777 & -0.0611172 & -0.0380645 & 0.227457 & 0.484291 & 0.38538 & 0.069772 & -0.0770384 \\ -0.00164084 & 0.0158176 & 0.00911943 & -0.0569182 & -0.0372542 & 0.222615 & 0.473982 & 0.377178 \end{array}$

---(22)

【0178】そして、ステップS36において、 8×8 のIDCT行列と、この 4×8 位相補正フィルタ行列とを掛け合わせ、トップフィールド用の 4×8 位相補正IDCT行列を作成する。

【0179】 8×8 のIDCT行列と上記式(22)で

示す 4×8 の位相補正フィルタとを掛け合わせた 4×8 位相補正IDCT行列は、以下の式(23)に示すような行列となる。

【0180】

【数30】

| 53 | | | | 54 | | | |
|----------|-----------|-----------|-------------|------------|------------|------------|------------|
| 0.353553 | 0.470889 | 0.378984 | 0.182877 | -0.0419176 | -0.0790523 | -0.0325452 | -0.0123689 |
| 0.353553 | 0.249119 | -0.244534 | -0.39214 | -0.0586254 | 0.0447449 | 0.00293145 | 0.0032419 |
| 0.353553 | -0.154747 | -0.424387 | 0.327687 | 0.101844 | -0.0599048 | 0.00729824 | -0.0053088 |
| 0.353553 | -0.437751 | 0.287694 | -0.00183147 | -0.156649 | 0.0892455 | -0.0287612 | 0.0126261 |

---(23)

【0181】一方、ボトムフィールド用の 4×8 位相補正IDCT行列を作成する場合には、ステップS37において、フィルタ係数が $3/4$ 位相補正特性となるように、ポリフェイズ分解された14個のフィルタ係数 $c'1 \sim c'14$ を、左右反転させる。

【0182】続いて、ステップS38において、左右反転させた14個のフィルタ係数 $c'1 \sim c'14$ から、群遅延が $3/4$ 、 $11/4$ 、 $19/4$ 、 $27/4$ 位相となる8個の係数を取り出し、 4×8 位相補正フィルタ行列を作成する。

【0183】そして、ステップS39において、 8×8 のIDCT行列と、この 4×8 位相補正フィルタ行列とを掛け合わせ、ボトムフィールド用の 4×8 位相補正IDCT行列を作成する。

【0184】このようにステップS31～ステップS39の各処理を行うことによって、フィールドモード用位相補正縮小逆離散コサイン変換装置31が演算を行う 4×8 位相補正IDCT行列を作成することができる。

【0185】以上のように、フィールドモード用位相補正縮小逆離散コサイン変換装置31では、この 4×8 位相補正IDCT行列と、入力されたフィールドDCTモードで離散コサイン変換がされたDCTブロックの係数とを行列演算することにより、トップフィールドとボトムフィールドとの間の位相ずれがない、標準解像度の画像を復号することができる。すなわち、このフィールドモード用位相補正縮小逆離散コサイン変換装置31では、図10に示すような、トップフィールドの各画素の垂直方向の位相が $1/4$ 、 $9/4 \dots$ となり、ボトムフィールドの各画素の垂直方向の位相が $5/4$ 、 $13/4 \dots$ となる標準解像度画像（下位レイヤー）を生成することができる。

【0186】つぎに、上記フレームモード用位相補正縮小逆離散コサイン変換装置32の処理内容について、さらに詳細に説明する。

【0187】なお、フレームモード用位相補正縮小逆離散コサイン変換装置32では、以下に説明する1ブロック処理及び2ブロック処理のいずれか或いは両者の処理を行うことができる。必要に応じて、1ブロック処理又は2ブロック処理を切り換えて用いても良いし、或いは、いずれか一方の処理のみを行っても良い。

【0188】まず、1ブロック処理について説明する。図20に、1ブロック処理の内容を説明するための図を示す。

【0189】フレームモード用位相補正縮小逆離散コサイン変換装置32には、図20に示すように、高解像度画像を圧縮符号化したビットストリームが、1つのDCT

Tブロック単位で入力される。

【0190】まず、ステップS41において、この1つのDCTブロックの離散コサイン係数 y に対して、 8×8 の逆離散コサイン変換を行う。続いて、ステップS42において、この 8×8 の画素データをフィールド分離する。続いて、ステップS43において、フィールド分離した2つの画素ブロックそれぞれに対して 4×4 の離散コサイン変換をする。続いて、ステップS44において、各画素ブロックの離散コサイン係数 z の高域成分を間引き、 2×2 の離散コサイン係数から構成される画素ブロックとする。以上のステップS41からステップS44までの処理は、図3に示す1ブロック処理におけるステップS1からステップS4までの処理と同一である。

【0191】続いて、ステップS45において、トップフィールドに対応する画素ブロックに対しては、 $1/4$ 画素分の位相補正をする 2×4 位相補正IDCT行列を用いて、垂直方向の画素の位相ずれを補正した逆離散コサイン変換を行う。また、ボトムフィールドに対応する画素ブロックに対しては、 $3/4$ 画素分の位相補正をする 2×4 位相補正IDCT行列を用いて、垂直方向の画素の位相ずれを補正した逆離散コサイン変換を行う。以上のような縮小逆離散コサイン変換を行うことにより、 2×2 の画素データ x' （トップフィールドに対応する画素ブロックの全ての画素データのうち垂直方向の画素データを x'_1, x'_2 として図中に示し、また、ボトムフィールドに対応する画素ブロックの全ての画素データのうち垂直方向の画素データを x'_3, x'_4 として図中に示す。）を得ることができる。この画素データ x' は、トップフィールドの各画素の垂直方向の位相が $1/4$ 、 $9/4$ となり、ボトムフィールドの各画素の垂直方向の位相が $5/4$ 、 $13/4$ となる標準解像度画像（下位レイヤー）を生成する。なお、この 2×4 位相補正IDCT行列の設計方法については詳細を後述する。

【0192】続いて、ステップS46において、トップフィールドに対応する画素ブロックの画素データとボトムフィールドの画像ブロックの画素データとをフレーム合成する。このステップS46の処理は、図3に示す1ブロック処理におけるステップS6の処理と同一である。

【0193】以上のステップS41～ステップS46の処理を行うことにより、フレームモード用位相補正縮小逆離散コサイン変換装置32では、画素間の位相ずれがない画像を生成することができる。また、上記フィールドモード用位相補正縮小逆離散コサイン変換装置31で復号した画像と位相ずれが生じない画像を生成すること

ができる。

【0194】また、フレームモード用位相補正縮小逆離散コサイン変換装置32では、以上のステップS41からステップS46までの処理を1つの行列を用いて演算してもよい。

【0195】つぎに、フレームモード用位相補正縮小逆離散コサイン変換装置32のステップS45で演算が行われる 2×4 位相補正IDCT行列の設計手順を図21に示し、この 2×8 位相補正IDCT行列について説明する。

【0196】まず、ステップS51において、ナイキスト周波数以下を等間隔に $\{(N-1)/2\}$ 分割し、その周波数サンプルからゲインリストを作成する。例えば、図22に示すように、ナイキスト周波数以下の周波数を等間隔に $(25-1)/2=12$ 分割して、13個のゲインリストを作成する。

【0197】続いて、ステップS52において、周波数サンプリング法により、25個のインパルス応答を作成する。すなわち、13個のゲインリストを逆離散フーリ*

*エ変換して、25個のFIRフィルタのインパルス応答を作成する。この25個のインパルス応答を図23に示す。

【0198】続いて、ステップS53において、このインパルス応答に窓関数をかけて、25タップのフィルタ係数 $c_1 \sim c_{25}$ を作成する。

【0199】このステップS53で作成されたフィルタがプロトタイプフィルタとなる。

10 【0200】続いて、ステップS54において、25個のフィルタ係数 $c_1 \sim c_{25}$ を有するプロトタイプフィルタをポリフェーズ分解して、 $1/4$ 位相補正特性を有する6個のフィルタ係数 $c'_1 \sim c'_6$ のみを取り出し、ポリフェーズフィルタを作成する。

【0201】具体的に、57個の係数を有するプロトタイプフィルタ $c_1 \sim c_{25}$ から作成された14個のフィルタ係数 $c'_1 \sim c'_6$ は、例えば、以下の式(24)で示すような係数となる。

【0202】

【数31】

$$-0.00238073 \quad 0.042856 \quad 0.115845 \quad 0.0850711 \quad 0.0105278 \quad 0.00328948$$

--(24)

【0203】このようにポリフェーズフィルタを作成した後、トップフィールド用の 2×4 位相補正IDCT行列と、ボトムフィールド用の 2×4 位相補正IDCT行列とで、設計処理が分割する。

【0204】まず、トップフィールド用の 2×4 位相補正IDCT行列を作成する場合には、ステップS55において、ポリフェーズ分解された6個のフィルタ係数 $c'_1 \sim c'_6$ から、群遅延が $1/4$ 、 $9/4$ 位相とな

るように、それぞれ2個の係数を取り出し、 2×4 位相補正フィルタ行列を作成する。このように作成された 2×4 位相補正フィルタを、図24に示す。

【0205】例えば、上記式(24)の6個のフィルタ係数 $c'_1 \sim c'_6$ から、以下の式(25)で示すような係数が取り出される。

【0206】

【数32】

$$\begin{array}{cccccc}
 & 57 & & & & \\
 9/4 \text{ 画} & -0.00236073 & 0.042855 & 0.115645 & 0.0850711 & \\
 1/4 \text{ 画} & & & 0.115645 & 0.0850711 & 0.0105276 \quad 0.00328948
 \end{array}$$

---(25)

【0207】式(25)の係数から 2×4 位相補正フィルタ行列を求めると、以下の式(26)で示すような行列となる。

$$\begin{array}{cccc}
 & * & & \\
 0.115645 & 0.0850711 & 0.0105276 & 0.00328948 \\
 -0.00236073 & 0.042855 & 0.115645 & 0.0850711
 \end{array} \quad \dots(26)$$

【0209】この式(26)で示した 2×4 位相補正フィルタ行列を正規化すると、以下の式(27)に示すような行列となる。

$$\begin{array}{cccc}
 & \times 10 & & \\
 0.556108 & 0.409085 & 0.0508245 & -0.0158183 \\
 -0.00979515 & 0.176984 & 0.479834 & 0.352977
 \end{array} \quad \dots(27)$$

【0211】そして、ステップS58において、 4×4 のIDCT行列と、この 2×4 位相補正フィルタ行列とを掛け合わせ、トップフィールド用の 2×4 位相補正IDCT行列を作成する。

【0212】 2×4 のIDCT行列と上記式(27)で★

$$\begin{array}{ccc}
 0.5 & 0.470628 & 0.0402901 \\
 0.5 & -0.318943 & -0.156819
 \end{array} \quad \begin{array}{c} \dots(28) \\ 0.0996811 \end{array}$$

【0214】一方、ボトムフィールド用の 2×4 位相補正IDCT行列を作成する場合には、ステップS57において、フィルタ係数が $3/4$ 位相補正特性となるように、ポリフェイズ分解された6個のフィルタ係数 $c'1 \sim c'6$ を、左右反転させる。

【0215】続いて、ステップS58において、左右反転させた6個のフィルタ係数 $c'1 \sim c'6$ から、群遅延が $3/4$ 、 $11/4$ 位相となるように、それぞれ2個の係数を取り出し、 2×4 位相補正フィルタ行列を作成する。

【0216】そして、ステップS59において、 4×4 のIDCT行列と、この 2×4 位相補正フィルタ行列とを掛け合わせ、ボトムフィールド用の 2×4 位相補正IDCT行列を作成する。

【0217】以上のようにステップS51～ステップS59の各処理を行うことによって、フレームモード用位相補正縮小逆離散コサイン変換装置32が上記ステップS45で演算を行う 2×4 位相補正IDCT行列を作成することができる。

【0218】つぎに、2ブロック処理について説明する。図25に、2ブロック処理の内容を説明するための図を示す。

【0219】フレームモード用位相補正縮小逆離散コサイン変換装置32には、図25に示すように、高解像度画像を圧縮符号化したビットストリームが、2つのDCTブロック単位で入力される。例えば、マクロブロックが4つの輝度成分のDCTブロックと2つの色差成分のDCTブロックとから構成される場合には、垂直方向に隣接した2つのDCTブロックが入力される。例えば、マクロブロックが上述した図5に示すように構成されている場合には、輝度成分(Y)のDCTブロック0とD

★示す 2×4 の位相補正フィルタとを掛け合わせた 2×4 位相補正IDCT行列は、以下の式(28)に示すような行列となる。

$$\begin{array}{c}
 [0213] \\
 [数35]
 \end{array}$$

$$\begin{array}{c}
 -0.0794137 \\
 0.0996811
 \end{array} \quad \dots(28)$$

CTブロック2とが対となって入力され、また、DCTブロック1とDCTブロック3とが対となって入力される。

【0220】まず、ステップS61において、2つのDCTブロックの離散コサイン係数 y に対して、それぞれ独立に 8×8 の逆離散コサイン変換を行う。逆離散コサイン変換をすることにより、 8×8 の復号された画素データ x を得ることができる。続いて、ステップS62において、2つの 8×8 の画素データをフィールド分離する。続いて、ステップS63において、フィールド分離した2つの 8×8 の画素ブロックそれぞれに対して 8×8 の離散コサイン変換をする。続いて、ステップS64において、 8×8 の離散コサイン変換をして得られたトップフィールドに対応する画素ブロックの離散コサイン係数 z の高域成分を間引いて、 4×4 の離散コサイン係数から構成される画素ブロックとする。また、 8×8 の離散コサイン変換をして得られたボトムフィールドに対応する画素ブロックの離散コサイン係数 z の高域成分を間引き、 4×4 の離散コサイン係数から構成される画素ブロックとする。

【0221】以上のステップS61からステップS64までの処理は、図4に示す2ブロック処理におけるステップS11からステップS14までの処理と同一である。

【0222】続いて、ステップS65において、トップフィールドの画素ブロックに対しては、 $1/4$ 画素分の位相補正をする 4×8 位相補正IDCT行列を用いて、垂直方向の画素の位相ずれを補正した逆離散コサイン変換を行う。また、ボトムフィールドの画素ブロックに対しては、 $3/4$ 画素分の位相補正をする 4×8 位相補正IDCT行列を用いて、垂直方向の画素の位相ずれを補

正した逆離散コサイン変換を行う。以上のような縮小逆離散コサイン変換を行うことにより、 4×4 の画素データ x' （トップフィールドに対応する画素ブロックの全ての画素データのうち垂直方向の画素データを x'_{11} , x'_{12} , x'_{13} , x'_{14} として図中に示し、また、ボトムフィールドに対応する画素ブロックの全ての画素データのうち垂直方向の画素データを x'_{21} , x'_{22} , x'_{23} , x'_{24} として図中に示す。）を得ることができる。この画素データ x' は、トップフィールドの各画素の垂直方向の位相が $1/4$ 、 $9/4 \cdots$ となり、ボトムフィールドの各画素の垂直方向の位相が $5/4$ 、 $13/4 \cdots$ となる標準解像度画像（下位レイヤー）を生成する。なお、この 4×8 位相補正IDCT行列の設計方法は、上述したフィールドモード用位相補正縮小逆離散コサイン変換装置31で演算される行列と同一である。

【0223】続いて、ステップS66において、トップフィールドに対応する画素ブロックの画素データと、ボトムフィールドに対応する画素ブロックの画素データとを、垂直方向に1ラインずつ交互にフレーム合成して、 8×8 の画素データから構成される縮小逆離散コサイン変換をしたDCTブロックを生成する。

【0224】以上のステップS61～ステップS66の2ブロック処理を行うことにより、フレームモード用位相補正縮小逆離散コサイン変換装置32では、画素間の位相ずれがない画像を生成することができる。また、上記フィールドモード用位相補正縮小逆離散コサイン変換装置31で復号した画像と位相ずれが生じない画像を生成することができる。

【0225】また、フレームモード用位相補正縮小逆離散コサイン変換装置32では、以上のステップS61からステップS66までの処理を1つの行列を用いて演算してもよい。

【0226】つぎに、上記フィールドモード用動き補償装置33及びフレームモード用動き補償装置34の処理内容について、さらに詳細に説明する。

【0227】フィールドモード用動き補償装置33及びフレームモード用動き補償装置34はともに、図26に示すように、フレームメモリ17が記憶している参照画像に対して離散コサイン変換を用いた画素補間処理を行い仮想上位画像を生成する画素補間部36と、この仮想上位画像に対して動き補償を行い予測上位画像を生成する動き補償部37と、動き補償がされた予測上位画像を離散コサイン変換を用いた画素縮小処理を行い予測下位画像を生成する画素縮小部38とを有している。

【0228】画素補間部36には、標準解像度の参照画像データが供給される。この参照画像データは、上記図10で示したように、トップフィールドの各画素の垂直方向の位相が $1/4$ 、 $9/4 \cdots$ となり、ボトムフィ

ールドの各画素の垂直方向の位相が $5/4$ 、 $13/4 \cdots$ となっている。画素補間部36は、この標準解像度の参照画像を離散コサイン変換を用いて画素を補間し、高解像度の画像に変換する。この画素補間部36により画素補間がされた画像を仮想上位画像という。

【0229】動き補償部37は、上記画素補間部36で画素補間した仮想上位画像に対して、動き補償を行う。動き補償部37は、この画像復号装置10に入力されたビットストリームに含まれる動きベクトルを用いて $1/2$ 画素精度で動き補償を行う。この動き補償部37により動き補償がされた高解像度の画像を予測上位画像という。

【0230】画素縮小部38は、上記動き補償部37により動き補償がされた高解像度の予測上位画像を離散コサイン変換を用いて画素を縮小し、標準解像度の画像に変換する。この画素縮小部38により画素縮小がされた標準解像度の画像データは、上記図10で示したような、トップフィールドの各画素の垂直方向の位相が $1/4$ 、 $9/4 \cdots$ となり、ボトムフィールドの各画素の垂直方向の位相が $5/4$ 、 $13/4 \cdots$ となる。この画素縮小部38により画素縮小がされた標準解像度の画像を予測下位画像という。

【0231】このようなフィールドモード用動き補償装置33及びフレームモード用動き補償装置34では、生成した予測下位画像を加算装置16に供給される。

【0232】以上のような画素補間部36及び上位画素縮小部38の画像補間処理及び画像縮小処理では、それぞれ、フィールド動き予測モード又はフレーム動き予測モードに対応した行列係数を用いて、処理が行われる。

【0233】つぎに、画素補間部36及び画素縮小部38が演算を行う行列係数について説明する。

【0234】まず、フィールドモード用動き補償装置33の画素補間部36が、フレームメモリ17が記憶している参照画像データの水平方向の画素に対して演算する行列、すなわち、フィールド動き予測モードで動き補償を行う際に参照画像の水平方向の画素に対して画素補間をして仮想上位画像を生成する行列は、第1の実施の形態で説明した式(3)と同一である。

【0235】また、フィールドモード用動き補償装置33の画素補間部36が、フレームメモリ17が記憶している参照画像データの垂直方向の画素に対して演算する行列、すなわち、フィールド動き予測モードで動き補償を行う際に参照画像の垂直方向の画素に対して画素補間をして仮想上位画像を生成する行列は、下記式(29)に示すようになる。

【0236】

〔数36〕

$$\begin{array}{c} \text{仮想上位} \\ \text{画像} \end{array} \begin{bmatrix} x_0 \\ x_1 \\ x_2 \\ x_3 \\ x_4 \\ x_5 \\ x_6 \\ x_7 \end{bmatrix} = \begin{bmatrix} \text{IDCT8} \end{bmatrix} \cdot \begin{bmatrix} \text{Opad} \end{bmatrix} \cdot \begin{bmatrix} \text{位相補正} \\ \text{DCT4} \end{bmatrix} \cdot \begin{array}{c} \text{参照画像} \\ \begin{bmatrix} x_0 \\ x_1 \\ x_2 \\ x_3 \end{bmatrix} \end{array} = \begin{bmatrix} \text{画素補間} \end{bmatrix} \cdot \begin{array}{c} \text{参照画像} \\ \begin{bmatrix} x_0 \\ x_1 \\ x_2 \\ x_3 \end{bmatrix} \end{array} \quad \dots (29)$$

【0237】上記行列〔位相補正DCT4〕は、4点離散コサイン変換係数であり、フレームメモリ17に記憶している標準解像度の参照画像に対して、4×4画素単位で離散コサイン変換する行列である。ここで、画像補間部36では、フィールド間の位相ずれを補正するため、トップフィールドとボトムフィールドとで、異なる行列を用いて演算が行われる。トップフィールドに対しては、垂直方向の画素の位相を1/4位相補正をする4点離散コサイン変換係数が用いられ、ボトムフィールドに対しては、垂直方向の画素の位相を3/4位相補正する*

*る4点離散コサイン変換係数が用いられる。これらの位相補正をする〔位相補正DCT4〕の各係数は、8点離散コサイン変換係数の基底ベクトル上のそれぞれ1/4、3/4位相係数のうち低域4点の係数が用いられている。その具体的な係数は、トップフィールドに対して演算される行列の場合、下記式(30)に示すようになり、ボトムフィールドに対して演算される行列の場合、下記式(31)に示すようになる。

【0238】
〔数37〕

$$\begin{bmatrix} \text{位相補正} \\ \text{DCT4} \end{bmatrix} = \frac{1}{\sqrt{2}} \begin{bmatrix} \cos(\pi/4) & \cos(\pi/4) & \cos(\pi/4) & \cos(\pi/4) \\ \cos(\pi/32) & \cos(11\pi/32) & -\cos(13\pi/32) & -\cos(5\pi/32) \\ \cos(3\pi/16) & -\cos(5\pi/16) & -\cos(3\pi/16) & \cos(5\pi/16) \\ \cos(9\pi/32) & -\cos(\pi/32) & \cos(7\pi/32) & -\cos(15\pi/32) \end{bmatrix} \quad \dots (30)$$

【0239】

※ ※〔数38〕

$$\begin{bmatrix} \text{位相補正} \\ \text{DCT4} \end{bmatrix} = \frac{1}{\sqrt{2}} \begin{bmatrix} \cos(\pi/4) & \cos(\pi/4) & \cos(\pi/4) & \cos(\pi/4) \\ \cos(5\pi/32) & \cos(13\pi/32) & -\cos(11\pi/32) & -\cos(3\pi/32) \\ \cos(5\pi/16) & -\cos(3\pi/16) & -\cos(5\pi/16) & \cos(3\pi/16) \\ \cos(15\pi/32) & -\cos(7\pi/32) & \cos(\pi/32) & -\cos(9\pi/32) \end{bmatrix} \quad \dots (31)$$

【0240】上記行列〔Opad〕は、上記行列〔位相補正DCT4〕を演算した結果得られる4×4の離散コサイン係数に対して、水平方向及び垂直方向の高域4点に0を追加して、8×8の離散コサイン係数を生成する行列である。つまり、標準解像度の画像に対応した4×4の離散コサイン係数を含むDCTブロックに対して、高域成分の係数を補間して、高解像度の画像に対応した8×8の離散コサイン係数を含むDCTブロックに変換する。その具体的な係数は、第1の実施の形態で説明した式(5)と同一である。

【0241】上記行列〔IDCT8〕は、上記行列〔Opad〕を演算した結果得られる8×8の離散コサイン係数から、8×8の画素を得るための8点逆離散コサイン係数である。なお、この行列〔IDCT8〕は、各係数に√2を乗じて、正規化した行列としている。その具体的な係数は、第1の実施の形態で説明した式(6)と同一である。

【0242】以上のような行列を用いて、標準解像度の参照画像を画素補間することにより、フィールド動き補償モードにおいて、この参照画像を高解像度画像に変換した仮想上位画像を得ることができる。そして、動き補償部37がこの仮想上位画像に対して動き補償を行うことにより、予測上位画像が生成される。なお、これらの行列〔位相補正DCT4〕、行列〔Opad〕、行列〔IDCT8〕をまとめて、1つの行列〔画素補間〕とすることにより、その演算を高速化することができる。

【0243】また、フィールドモード用動き補償装置33の画素縮小部38が、動き補償部37で動き補償をした予測上位画像の水平方向の画素に対して演算する行列、すなわち、フィールド動き予測モードで動き補償をする際に予測上位画像の水平方向の画素に対して画素縮小をして予測下位画像を生成する行列は、第1の実施の形態で説明した式(3)と同一である。

50 【0244】また、フィールドモード用動き補償装置3

3の画素縮小部38が、動き補償部37で動き補償をした予測上位画像の垂直方向の画素に対して演算する行列、すなわち、フィールド動き予測モードで動き補償をする際に予測上位画像の垂直方向の画素に対して画素縮小

*小をして予測下位画像を生成する行列は、下記式(32)に示すようになる。

〔0245〕

〔数39〕

$$\begin{array}{c} \text{予測下位画像} \\ \begin{bmatrix} P_0 \\ P_1 \\ P_2 \\ P_3 \end{bmatrix} \end{array} = \begin{array}{c} \text{位相補正IDCT4} \\ \begin{bmatrix} \cdot \\ \cdot \\ \cdot \\ \cdot \end{bmatrix} \end{array} \cdot \begin{array}{c} \text{低域間引き} \\ \begin{bmatrix} \cdot \\ \cdot \\ \cdot \\ \cdot \end{bmatrix} \end{array} \cdot \begin{array}{c} \text{DCT8} \\ \begin{bmatrix} \cdot \\ \cdot \\ \cdot \\ \cdot \end{bmatrix} \end{array} \cdot \begin{array}{c} \text{予測上位画像} \\ \begin{bmatrix} P_0 \\ P_1 \\ P_2 \\ P_3 \end{bmatrix} \end{array} = \begin{array}{c} \text{画素縮小} \\ \begin{bmatrix} \cdot \\ \cdot \\ \cdot \\ \cdot \end{bmatrix} \end{array} \cdot \begin{array}{c} \text{予測上位画像} \\ \begin{bmatrix} P_0 \\ P_1 \\ P_2 \\ P_3 \end{bmatrix} \end{array} \quad \dots (32)$$

〔0246〕上記行列〔DCT8〕は、8点離散コサイン変換係数であり、動き補償部37により動き補償がされた予測上位画像に対して、8×8画素単位で離散コサイン変換する行列である。その具体的な係数は、第1の実施の形態で説明した式(8)と同一である。

〔0247〕上記行列〔低域間引き〕は、上記行列〔DCT8〕を演算した結果得られる8×8の離散コサイン係数に対して、高域の4点の係数を取り除き、4×4の離散コサイン係数を生成する行列である。つまり、高解像度の画像に対応した8×8の離散コサイン係数を含むDCTブロックに対して、低域成分のみにするため、係数を間引いて、標準解像度の画像に対応した4×4の離散コサイン係数を含むDCTブロックに変換する。その具体的な係数は、第1の実施の形態で説明した式(9)と同一である。

〔0248〕上記行列〔位相補正IDCT4〕は、上記行列〔低域間引き〕を演算した結果得られる4×4の離散コサイン係数から、4×4の画素を得るための4点逆離散コサイン係数である。ここで、画素縮小部38で

※は、フィールド間の位相ずれを補正するため、トップフィールドとボトムフィールドとで、異なる行列を用いて演算が行われる。トップフィールドに対しては、垂直方向の画素の位相を1/4位相補正をする4点逆離散コサイン変換係数が用いられ、ボトムフィールドに対しては、垂直方向の画素の位相を3/4位相補正する4点逆離散コサイン変換係数が用いられる。これらの位相補正をする〔位相補正IDCT4〕の各係数は、8点逆離散コサイン変換係数の基底ベクトル上のそれぞれ1/4、3/4位相係数のうち低域4点の係数が用いられている。なお、この行列〔IDCT4〕は、各係数に1/√2を乗じて、正規化した行列としている。その具体的な係数を以下の式(10)に示す。その具体的な係数は、トップフィールドに対して演算される行列の場合、下記式(33)に示すようになり、ボトムフィールドに対して演算される行列の場合、下記式(34)に示すようになる。

〔0249〕

〔数40〕

$$\begin{bmatrix} \text{位相補正IDCT4} \\ \cdot \\ \cdot \\ \cdot \end{bmatrix} = \frac{1}{\sqrt{2}} \begin{bmatrix} \cos(\pi/4) & \cos(\pi/32) & \cos(3\pi/26) & \cos(9\pi/32) \\ \cos(\pi/4) & \cos(11\pi/32) & -\cos(5\pi/16) & -\cos(\pi/32) \\ \cos(\pi/4) & -\cos(13\pi/32) & -\cos(3\pi/16) & \cos(7\pi/32) \\ \cos(\pi/4) & -\cos(5\pi/32) & \cos(5\pi/16) & -\cos(15\pi/32) \end{bmatrix}$$

... (33)

〔0250〕

★40★〔数41〕

$$\begin{bmatrix} \text{位相補正IDCT4} \\ \cdot \\ \cdot \\ \cdot \end{bmatrix} = \frac{1}{\sqrt{2}} \begin{bmatrix} \cos(\pi/4) & \cos(5\pi/32) & \cos(5\pi/16) & \cos(15\pi/32) \\ \cos(\pi/4) & \cos(13\pi/32) & -\cos(3\pi/16) & -\cos(7\pi/32) \\ \cos(\pi/4) & -\cos(11\pi/32) & -\cos(5\pi/16) & \cos(\pi/32) \\ \cos(\pi/4) & -\cos(3\pi/32) & \cos(3\pi/16) & -\cos(9\pi/32) \end{bmatrix}$$

... (34)

〔0251〕以上のような行列を用いて、高解像度の予測上位画像を画素縮小することにより、フィールド動き

補償モードにおいて、この予測上位画像を標準解像度画像に変換した予測下位画像を得ることができる。なお、

これらの行列[DC T 8]、行列[低域間引き]、行列[位相補正IDCT 4]をまとめて、1つの行列[画素縮小]とすることにより、その演算を高速化することができる。

【0252】また、フレームモード用動き補償装置34の画素補間部36が、フレームメモリ17が記憶している参照画像データの水平方向の画素に対して演算する行列、すなわち、フレーム動き予測モードで動き補償を行う際に参照画像の水平方向の画素に対して画素補間をして仮想上位画像を生成する行列は、第1の実施の形態で*10

*説明した式(3)と同一である。

【0253】また、フレームモード用動き補償装置34の画像補間部36が、フレームメモリ17が記憶している参照画像データの垂直方向の画素に対して演算する行列、すなわち、フレーム動き予測モードで動き補償を行う際に参照画像の垂直方向の画素に対して画素補間をして仮想上位画像を生成する行列は、以下の式(35)に示すようになる。

【0254】
[数42]

$$\begin{array}{c} \text{仮想上位} \\ \text{画像} \end{array} \begin{bmatrix} x_0 \\ x_1 \\ x_2 \\ x_3 \\ x_4 \\ x_5 \\ x_6 \\ x_7 \end{bmatrix} = \begin{bmatrix} \text{IDCT4fs} \end{bmatrix} \cdot \begin{bmatrix} \text{Opad} \end{bmatrix} \cdot \begin{bmatrix} \text{位相補正} \\ \text{DCT2fs} \end{bmatrix} \cdot \begin{array}{c} \text{参照画像} \\ \begin{bmatrix} x_0 \\ x_1 \\ x_2 \\ x_3 \end{bmatrix} \end{array} = \begin{bmatrix} \text{画素補間fs} \end{bmatrix} \cdot \begin{array}{c} \text{参照画像} \\ \begin{bmatrix} x_0 \\ x_1 \\ x_2 \\ x_3 \end{bmatrix} \end{array} \quad \dots (35)$$

【0255】上記行列[位相補正DCT2fs]は、フィールド分離型の2点離散コサイン変換係数であり、フレームメモリ17に記憶している標準解像度の参照画像に対して、トップフィールドとボトムフィールドとの画素をそれぞれ分離して、それぞれ独立に2×2画素単位で離散コサイン変換する行列である。画素補間部36では、フィールド間の位相ずれを補正するため、分離したトップフィールドに対しては、垂直方向の画素の位相を※

※1/4位相補正をし、ボトムフィールドに対しては、垂直方向の画素の位相を3/4位相補正する。これらの位相補正をする[位相補正DCT2fs]の各係数は、4点離散コサイン変換係数の基底ベクトル上のそれぞれ1/4、3/4位相係数のうち低域2点の係数が用いられている。その具体的な係数を以下の式(36)に示す。

【0256】
[数43]

$$\begin{bmatrix} \text{位相補正} \\ \text{DCT2fs} \end{bmatrix} = \begin{bmatrix} \cos(\pi/4) & 0 & \cos(\pi/4) & 0 \\ 0 & \cos(\pi/4) & 0 & \cos(\pi/4) \\ \cos(3\pi/16) & 0 & -\cos(5\pi/16) & 0 \\ 0 & \cos(5\pi/16) & 0 & -\cos(3\pi/16) \end{bmatrix} \quad \dots (36)$$

【0257】上記行列[Opad]は、上記行列[位相補正DCT 4]を演算した結果得られる4×4の離散コサイン係数に対して、水平方向及び垂直方向の高域4点に0を追加して、8×8の離散コサイン係数を生成する行列である。つまり、標準解像度の画像に対応した4×4の離散コサイン係数を含むDCTブロックに対して、高域成分の係数を補間して、高解像度の画像に対応した8×8の離散コサイン係数を含むDCTブロックに変換する。その具体的な係数は、第1の実施の形態で説明した式(5)と同一である。

【0258】上記行列[IDCT4fs]は、上記行列[Opad]を演算した結果得られる8×8の離散コサイン係数から8×8の画素を得るための、フィールド分

離型の4点逆離散コサイン係数である。この行列[IDCT4fs]は、8×8の離散コサイン係数をトップフィールドとボトムフィールドとに対応させた4×4の係数に分離して、それぞれ独立に4×4の離散コサイン変換をする行列である。なお、この行列[IDCT4fs]は、各係数に√2を乗じて、正規化した行列として示す。その具体的な係数は、第1の実施の形態で説明した式(13)と同一である。

【0259】以上のような行列を用いて、標準解像度の参照画像を画素補間することにより、フレーム動き補償モードにおいて、この参照画像を高解像度画像に変換した仮想上位画像を得ることができる。そして、動き補償部37がこの仮想上位画像に対して動き補償を行うこと

により、予測上位画像が生成される。なお、これらの行列 [位相補正 DCT2fs]、行列 [Opad]、行列 [IDCT4fs] をまとめて、1つの行列 [画素補間 fs] とすることにより、その演算を高速化することができる。

【0260】また、フレームモード用動き補償装置34の画素縮小部38が、動き補償部37で動き補償をした予測上位画像の水平方向の画素に対して演算する行列、すなわち、フレーム動き予測モードで動き補償をする際に予測上位画像の水平方向の画素に対して画素縮小をし、予測下位画像を生成する行列は、第1の実施の形態で*

$$\begin{array}{c} \text{予測下位} \\ \text{画像} \end{array} \begin{bmatrix} P_0 \\ P_1 \\ P_2 \\ P_3 \end{bmatrix} = \begin{bmatrix} \text{位相補正} \\ \text{IDCT2fs} \end{bmatrix} \cdot \begin{bmatrix} \text{低域間引き} \end{bmatrix} \cdot \begin{bmatrix} \text{DCT4fs} \end{bmatrix} \cdot \begin{array}{c} \text{予測上位画像} \\ \begin{bmatrix} P_{00} \\ P_{01} \\ P_{02} \\ P_{03} \\ P_{10} \\ P_{11} \\ P_{12} \\ P_{13} \\ P_{20} \\ P_{21} \\ P_{22} \\ P_{23} \\ P_{30} \\ P_{31} \\ P_{32} \\ P_{33} \end{bmatrix} \end{array} = \begin{bmatrix} \text{画素縮小fs} \end{bmatrix} \cdot \begin{array}{c} \text{予測上位画像} \\ \begin{bmatrix} P_{00} \\ P_{01} \\ P_{02} \\ P_{03} \\ P_{10} \\ P_{11} \\ P_{12} \\ P_{13} \\ P_{20} \\ P_{21} \\ P_{22} \\ P_{23} \\ P_{30} \\ P_{31} \\ P_{32} \\ P_{33} \end{bmatrix} \end{array} \quad \dots (37)$$

【0263】上記行列 [DCT4fs] は、フィールド分離型の4点離散コサイン変換係数であり、動き補償部37により動き補償がされた予測上位画像に対して、トップフィールドとボトムフィールドとの画素をそれぞれ分離して、それぞれ独立に4×4画素単位で離散コサイン変換する行列である。その具体的な係数は、第1の実施の形態の以下の式(15)と同一である。

【0264】上記行列 [低域間引き] は、上記行列 [DCT4fs] を演算した結果得られる8×8の離散コサイン係数に対して、高域の4点の係数を取り除き、4×4の離散コサイン係数を生成する行列である。つまり、高解像度の画像に対応した8×8の離散コサイン係数を含むDCTブロックに対して、低域成分のみにするため係数を間引いて、標準解像度の画像に対応した4×4の離散コサイン係数を含むDCTブロックに変換する。その具体的な係数は、第1の実施の形態で説明した式(9)と同一である。

【0265】上記行列 [位相補正 IDCT2fs] は、上記行列 [低域間引き] を演算した結果得られる4×4※

*説明した式(3)と同一である。

【0261】また、フレームモード用動き補償装置34の画素縮小部38が、動き補償部37で動き補償をした予測上位画像の垂直方向の画素に対して演算する行列、すなわち、フレーム動き予測モードで動き補償をする際に予測上位画像の垂直方向の画素に対して画素縮小をして予測下位画像を生成する行列は、下記式(37)に示すようになる。

【0262】

【数44】

※の離散コサイン係数から4×4の画素を得るための、フィールド分離型の4点逆離散コサイン係数である。この行列 [位相補正 IDCT2fs] は、4×4の離散コサイン係数をトップフィールドとボトムフィールドとに対応させた2×2の係数に分離して、それぞれ独立に2×2の離散コサイン変換をする行列である。画素縮小部38では、フィールド間の位相ずれを補正するため、分離したトップフィールドに対しては、垂直方向の画素の位相を1/4位相補正をし、ボトムフィールドに対しては、垂直方向の画素の位相を3/4位相補正する。これらの位相補正をする [位相補正 IDCT2fs] の各係数は、4点逆離散コサイン変換係数の基底ベクトル上のそれぞれ1/4、3/4位相係数のうち低域2点の係数が用いられている。なお、この行列 [IDCT2fs] は、各係数に1/√2を乗じて、正規化した行列としている。その具体的な係数を以下の式(38)に示す。

【0266】

【数45】

$$\begin{bmatrix} \text{位相補正} \\ \text{IDCT2fs} \end{bmatrix} = \begin{bmatrix} \cos(\pi/4) & 0 & \cos(3\pi/16) & 0 \\ 0 & \cos(\pi/4) & 0 & \cos(5\pi/16) \\ \cos(\pi/4) & 0 & -\cos(5\pi/16) & 0 \\ 0 & \cos(\pi/4) & 0 & -\cos(3\pi/16) \end{bmatrix}$$

... (38)

【0267】以上のような行列を用いて、高解像度の予測上位画像を画素縮小することにより、フレーム動き補償モードにおいて、この予測上位画像を標準解像度画像

に変換した予測下位画像を得ることができる。なお、これらの行列 [DCT4fs] 行列 [低域間引き]、行列 [IDCT2fs] をまとめて、1つの行列 [画素縮小

f s] とすることにより、その演算を高速化することができる。

【0268】以上のように本発明の第2の実施の形態の画像復号装置30では、フィールドDCTモードでは、トップフィールドとボトムフィールドとのそれぞれに4×4の縮小逆離散コサイン変換を行うとともに位相補正をして標準解像度画像を復号し、フレームDCTモードでは、フレーム分離をして縮小逆離散コサイン変換を行うとともに位相補正をして標準解像度画像を復号する。この画像復号装置30では、このようにフィールドDCTモードとフレームDCTモードとでそれぞれで処理を行うため飛び越し走査画像が有するインタレース性を損なうことなく、かつ、縮小逆離散コサイン変換を行うときに生じるトップフィールドとボトムフィールドとの間の位相ずれをなくし、出力する画像の画質を劣化させない。即ち、この画像復号装置30では、フレームメモリ17に格納された復号画像を出力する際に、位相補正をする必要が無く、処理が簡易化するとともに画質の劣化を生じさせない。

【0269】また、この第2の実施の形態の画像復号装置30では、動き補償の際に離散コサイン変換を用いて画像補間処理を行うことにより、仮想上位画像の画素に位相ずれが生じない。そのため、位相ずれが生じていない画像に対して動き補償をすることができ、動き補償に起因する画質の劣化が生じず、高精度な標準解像度画像を提供することができる。また、この画像復号装置30では、動き補償の際に離散コサイン変換を用いて画像縮小処理を行うことにより、フィールドモード用位相補正縮小逆離散コサイン変換装置31及びフレームモード用位相補正縮小逆離散コサイン変換装置32が出力する画像の位相と同位相の画像を出力することができる。そのため、位相ずれが生じていない画像に対して動き補償をすることができ、動き補償に起因する画質の劣化が生じず、高精度な標準解像度画像を提供することができる。

【0270】また、この第2の実施の形態の画像復号装置30では、動き補償の際の画素補間及び画素縮小の処理で、離散コサイン変換のポイント数が可逆である。そのため、ハーフバンドフィルタ等を用いて画素補間を行う場合に比較して、フィルタによる周波数特性の劣化が低減される。また、DCTブロック内で参照するフレームの画素が閉じており、ブロック歪み等の画質の劣化に繋がらない。

【0271】なお、上記画像復号装置30では、フィールドモード用動き補償装置33及びフレームモード用動き補償装置34の離散コサイン変換処理を、高速アルゴリズムを用いて処理してもよい。

【0272】以上本発明の第1及び第2の実施の形態の画像復号装置について説明したが、本発明で処理されるデータは、MPEG2方式の画像データに限られない。すなわち、所定の画素ブロック単位で動き予測をするこ

とによる予測符号化、及び、所定の画素ブロック単位で直交変換することによる圧縮符号化をした第1の解像度の圧縮画像データであればどのようなデータであってもよい。例えば、ウェーブレット方式等を用いた圧縮画像データであってもよい。

【0273】

【発明の効果】本発明では、フレーム直交変換モードにより直交変換がされた直交変換ブロックの全周波数成分の係数に対して逆直交変換をして飛び越し走査に対応した2つの画素ブロックに分離し、分離した2つの画素ブロックに対してそれぞれ直交変換をして低周波成分の係数に対して逆直交変換をし、逆直交変換をした2つの画素ブロックを合成する。

【0274】このことにより、本発明では、復号に必要な演算量及び記憶容量を少なくすることができるとともに、飛び越し走査画像が有するインタレース性を損なうことなくフィールド直交変換モードとフレーム直交変換モードとによる画素の位相ずれをなくすることができる。また、第2の解像度の動画像データの画質を向上させることができる。

【0275】また、この本発明では、記憶している参照画像データに対して直交変換を用いた画素補間をして第1の解像度の仮想上位画像データを生成して動き補償をし、動き補償をした仮想上位画像データに対して直交変換を用いた画素縮小をして圧縮画像データに加算する参照画像データを生成する。

【0276】このことにより、本発明では、動き補償に起因する画質の劣化を低減することができる。

【0277】本発明では、フィールド直交変換モードにより直交変換がされた直交変換ブロックの各係数のうち低周波成分の係数に対して逆直交変換をし、逆直交変換をして得られたトップフィールドの各画素の垂直方向に対して1/4画素分の位相補正をし、逆直交変換をして得られたボトムフィールドの各画素の垂直方向に対して3/4画素分の位相補正をし、フレーム直交変換モードにより直交変換がされた直交変換ブロックの全周波数成分の係数に対して逆直交変換をし、逆直交変換をした直交変換ブロックを飛び越し走査に対応した2つの画素ブロックに分離し、分離した2つの画素ブロックに対してそれぞれ直交変換をし、直交変換をした2つの画素ブロックの各係数のうち低周波成分の係数に対して逆直交変換をし、逆直交変換をして得られたトップフィールドの各画素の垂直方向に対して1/4画素分の位相補正をし、逆直交変換をして得られたボトムフィールドの各画素の垂直方向に対して3/4画素分の位相補正をし、位相補正をしたトップフィールドとボトムフィールドとを合成する。

【0278】このことにより、本発明では、復号に必要な演算量及び記憶容量を少なくすることができるとともに、飛び越し走査画像が有するインタレース性を損なう

ことなく、出力する第2の解像度の動画像データの画素の位相ずれをなくすることができる。すなわち、出力した動画像データをフィルタ処理することなく、表示することができる。また、第2の解像度の動画像データの画質を向上させることができる。

【0279】また、この本発明では、記憶している参照画像データのトップフィールドの垂直方向の画素に対して1/4画素分の位相補正をし、ボトムフィールドの垂直方向の画素に対して3/4画素分の位相補正をした画素補間をして第1の解像度の仮想上位画像データを生成し、トップフィールドの垂直方向の画素に対して1/4画素分の位相補正をし、ボトムフィールドの垂直方向の画素に対して3/4画素分の位相補正をする画素縮小をして圧縮画像データに加算する参照画像データを生成する。

【0280】このことにより、本発明では、動き補償に起因する画質の劣化を低減することができる。

【図面の簡単な説明】

【図1】本発明の第1の実施の形態の画像復号装置のブロック図である。

【図2】上記第1の実施の形態の画像復号装置のフレームメモリに格納される参照画像の垂直方向の画素の位相を説明するための図である。

【図3】上記第1の実施の形態の画像復号装置のフレームモード用縮小逆離散コサイン変換装置の1ブロック処理の内容を説明するための図である。

【図4】上記第1の実施の形態の画像復号装置のフレームモード用縮小逆離散コサイン変換装置の2ブロック処理の内容を説明するための図である。

【図5】420フォーマットのマクロブロック内の輝度成分及び色差成分のDCTブロックについて説明をする図である。

【図6】上記第1の実施の形態の画像復号装置のフィールドモード用動き補償装置及びフレームモード用動き補償装置のブロック図である。

【図7】Wangのアルゴリズムを上記第1の実施の形態の画像復号装置のフィールドモード用縮小逆離散コサイン変換装置の処理に適用した場合の演算フローを示す図である。

【図8】Wangのアルゴリズムを上記第1の実施の形態の画像復号装置のフレームモード用縮小逆離散コサイン変換装置の1ブロック処理に適用した場合の演算フローを示す図である。

【図9】本発明の第2の実施の形態の画像復号装置のブロック図である。

【図10】上記第2の実施の形態の画像復号装置のフレームメモリに格納される参照画像の垂直方向の画素の位相を説明するための図である。

【図11】上記第2の実施の形態の画像復号装置のフィールドモード用位相補正縮小逆離散コサイン変換装置の

処理内容を説明するための図である。

【図12】1つの行列により処理を行う場合の上記フィールドモード用位相補正縮小逆離散コサイン変換装置の処理内容を説明するための図である。

【図13】上記フィールドモード用位相補正縮小逆離散コサイン変換装置により演算が行われる4×8位相補正IDCT行列の設計手順を説明するためのフローチャートである。

【図14】上記4×8位相補正IDCT行列の設計に必要なプロトタイプフィルタの周波数特性を説明するための図である。

【図15】ナイキスト周波数以下を等間隔に{(N-1)/2}分割し、その周波数サンプルから作成されたゲインのリストを説明するための図である。

【図16】上記ゲインリストを逆離散フーリエ変換して作成されたインパルス応答を説明するための図である。

【図17】ポリフェイズフィルタを説明するための図である。

【図18】入力信号に対して1/4位相ずれた信号を出力するポリフェイズフィルタを説明するための図である。

【図19】上記フィールドモード用位相補正縮小逆離散コサイン変換装置により演算が行われる4×8位相補正IDCT行列を説明するための図である。

【図20】上記第2の実施の形態の画像復号装置のフレームモード用位相補正縮小逆離散コサイン変換装置の1ブロック処理の内容を説明するための図である。

【図21】フレームモード用位相補正縮小逆離散コサイン変換装置により演算が行われる2×4位相補正IDCT行列の設計手順を説明するためのフローチャートである。

【図22】ナイキスト周波数以下を等間隔に{(N-1)/2}分割し、その周波数サンプルから作成されたゲインのリストを説明するための図である。

【図23】上記ゲインリストを逆離散フーリエ変換して作成されたインパルス応答を説明するための図である。

【図24】上記フレームモード用位相補正縮小逆離散コサイン変換装置により演算が行われる2×4位相補正IDCT行列を説明するための図である。

【図25】上記第2の実施の形態の画像復号装置のフレームモード用位相補正縮小逆離散コサイン変換装置の2ブロック処理の内容を説明するための図である。

【図26】上記第2の実施の形態の画像復号装置のフィールドモード用動き補償装置及びフレームモード用動き補償装置のブロック図である。

【図27】従来の第1のダウンデコーダを示すブロック図である。

【図28】従来の第2のダウンデコーダを示すブロック図である。

【図29】従来の第3のダウンデコーダを示すブロック

図である。

【図30】従来の画像復号装置のブロック図である。

【図31】上記従来の画像復号装置のフィールドDCTモードにおける縮小逆離散コサイン変換処理を説明するための図である。

【図32】上記従来の画像復号装置のフィールドDCTモードにおける縮小逆離散コサイン変換処理を説明するための図である。

【図33】上記従来の画像復号装置のフィールド動き予測モードにおける線形補間処理を説明するための図である。

【図34】上記従来の画像復号装置のフレーム動き予測モードにおける線形補間処理を説明するための図である。

【図35】上記従来の画像復号装置のフィールドDCT*

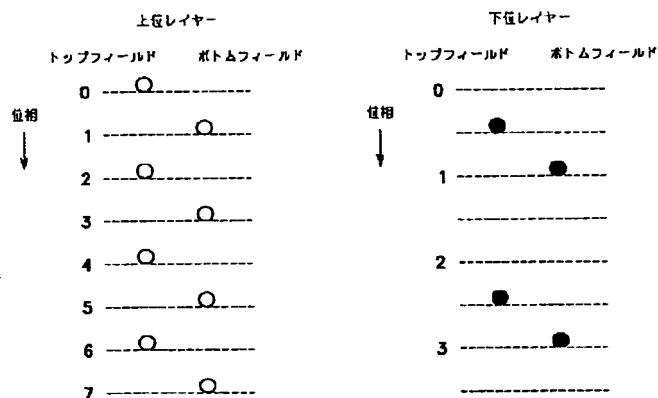
*モードの結果得られる画素の位相を説明するための図である。

【図36】上記従来の画像復号装置のフレームDCTモードの結果得られる画素の位相を説明するための図である。

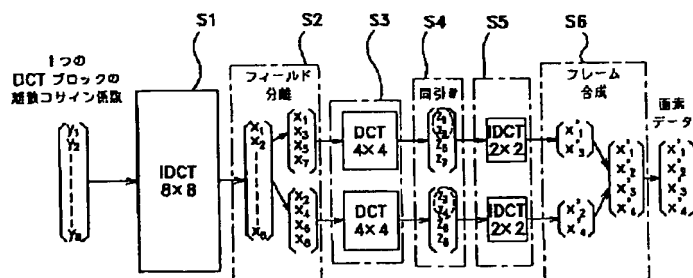
【符号の説明】

10、30 画像復号装置、14 フィールドモード用縮小逆離散コサイン変換装置、15 フレームモード用縮小逆離散コサイン変換装置、16 加算装置、17 フレームメモリ、18、33 フィールドモード用動き補償装置、19、34 フレームモード用動き補償装置、20 画枠変換・位相ずれ補正装置、31 フィールドモード用位相補正縮小逆離散コサイン変換装置、32 フレームモード用位相補正縮小逆離散コサイン変換装置、35 画枠変換装置

【図2】



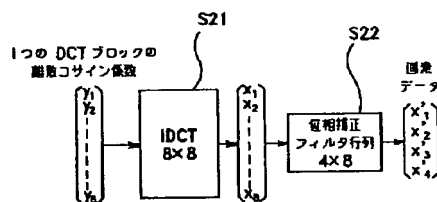
【図3】



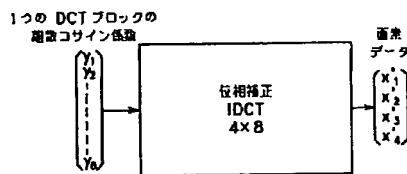
【図5】

| Y | Cb | Cr |
|-----|----|----|
| 0 1 | 4 | 5 |
| 2 3 | | |

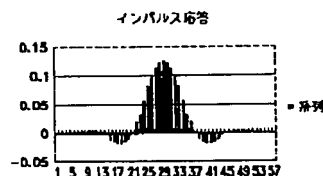
【図11】



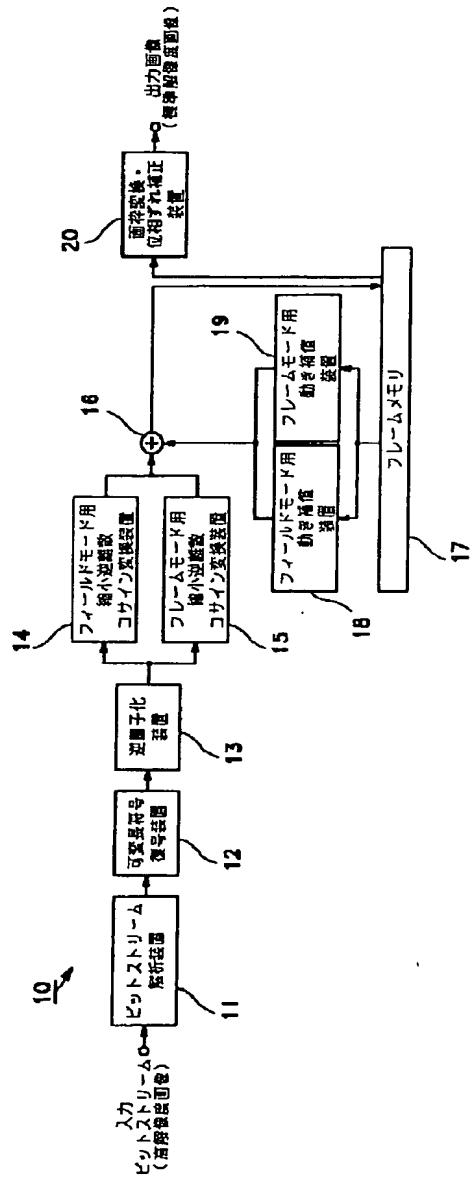
【図12】



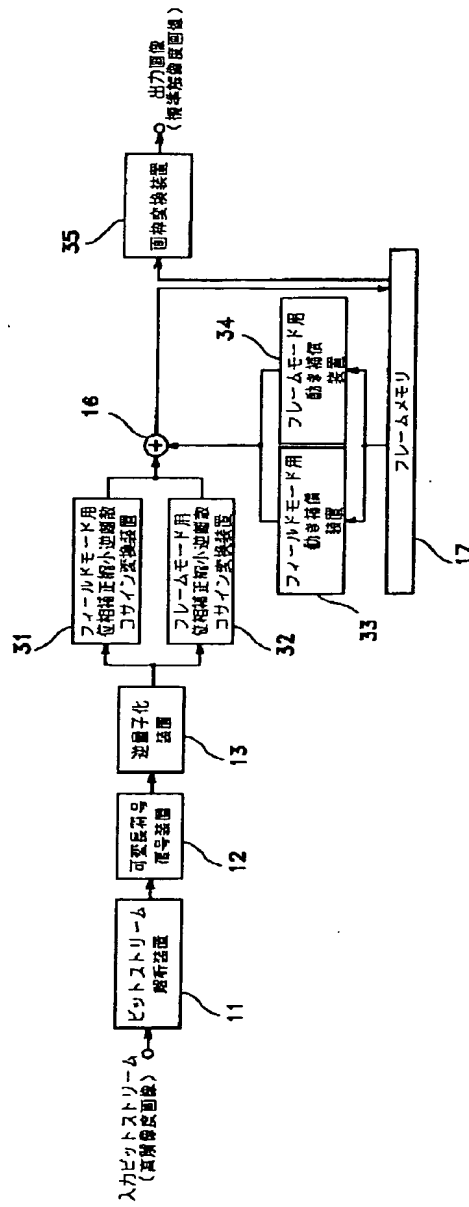
【図16】



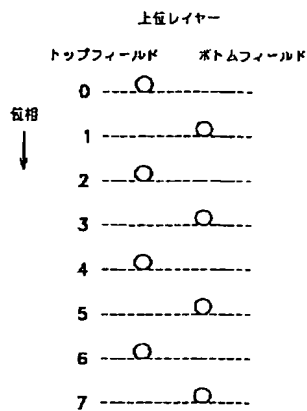
(図1)



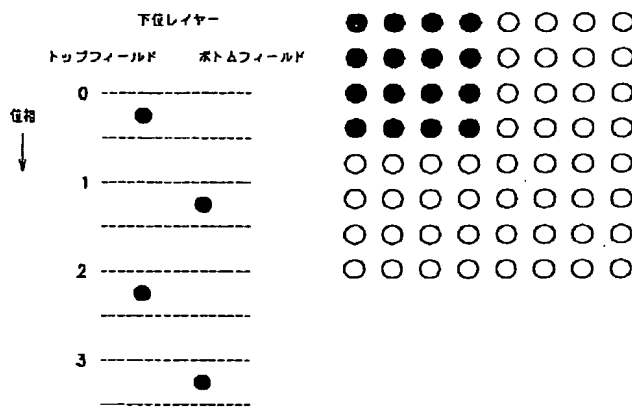
(図9)



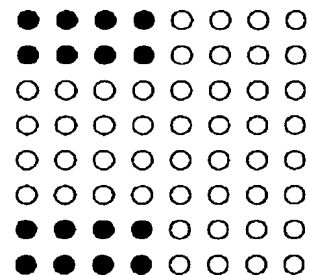
【図10】



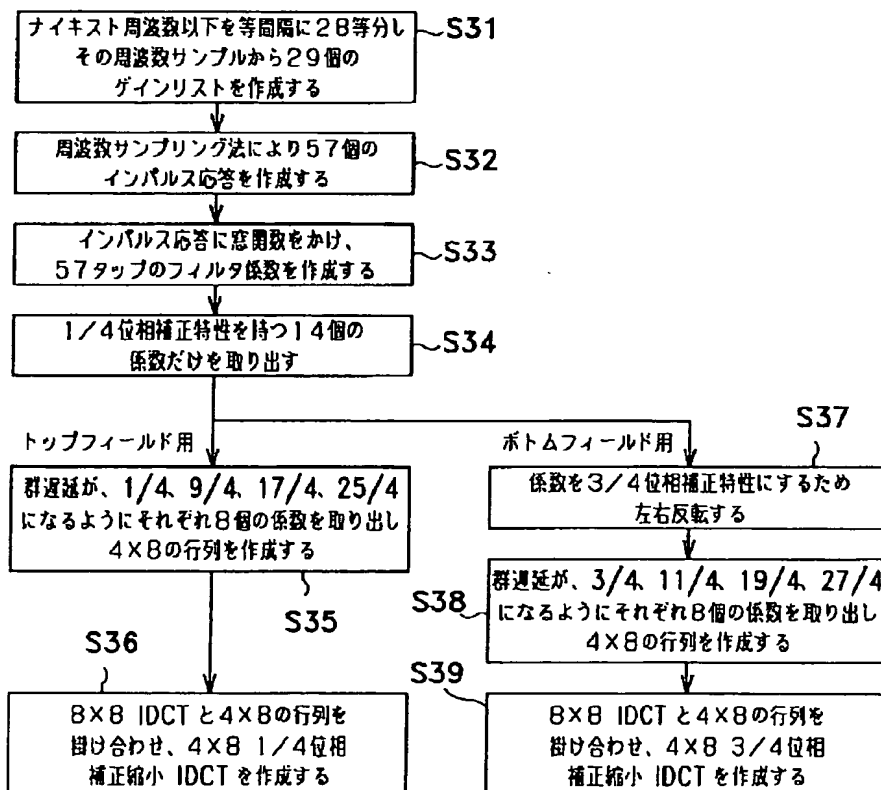
【図31】



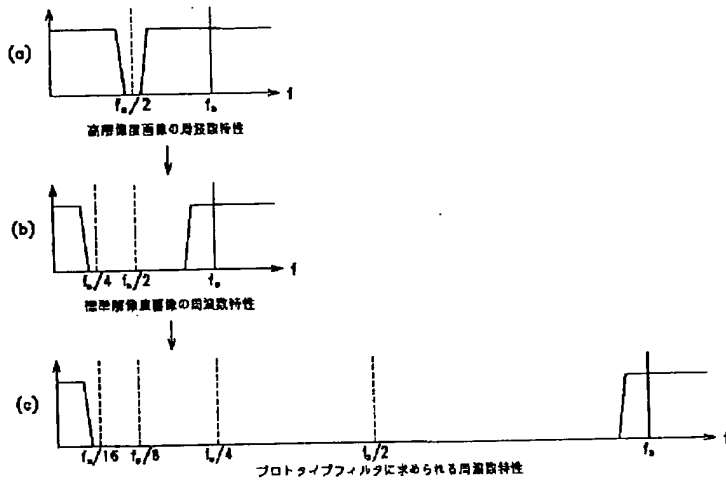
【図32】



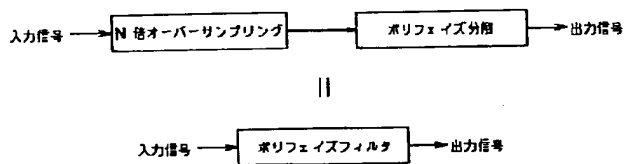
【図13】



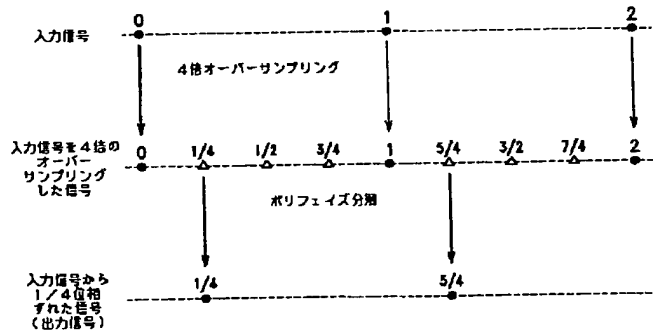
【図14】



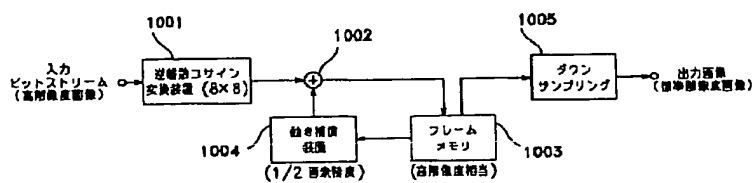
【図17】



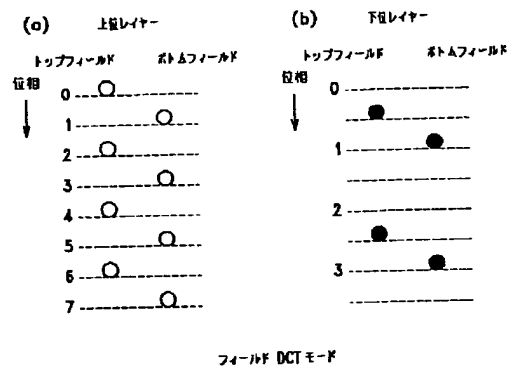
【図18】



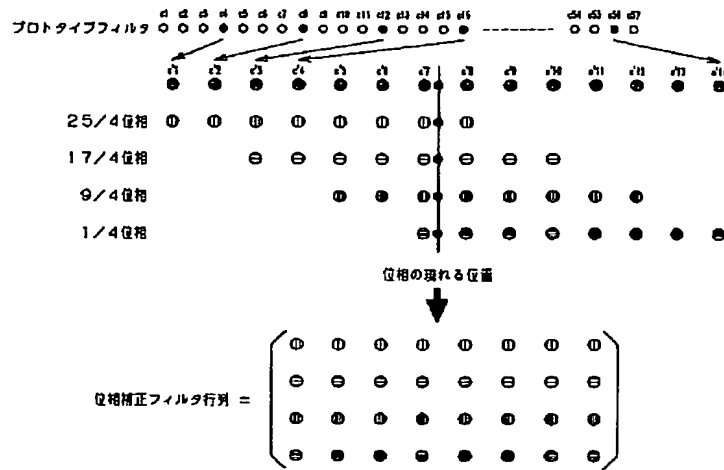
【図27】



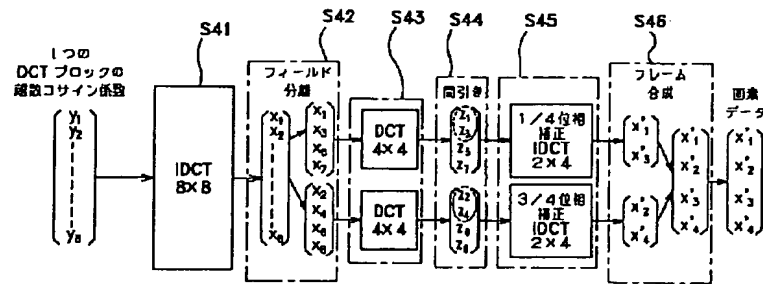
【図35】



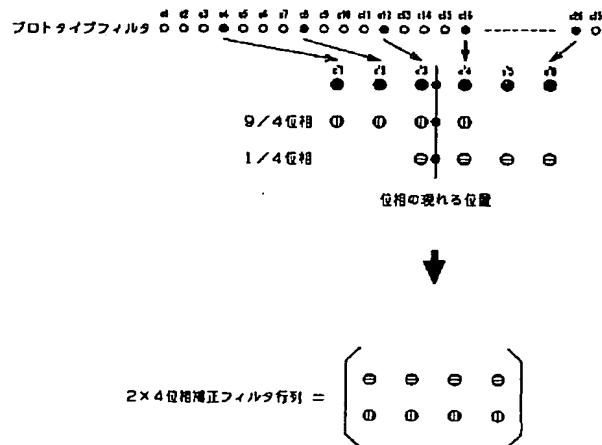
【図19】



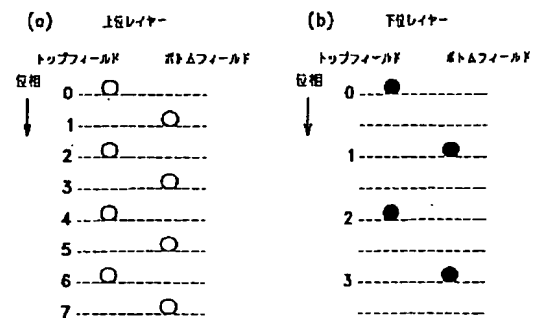
【図20】



【図24】

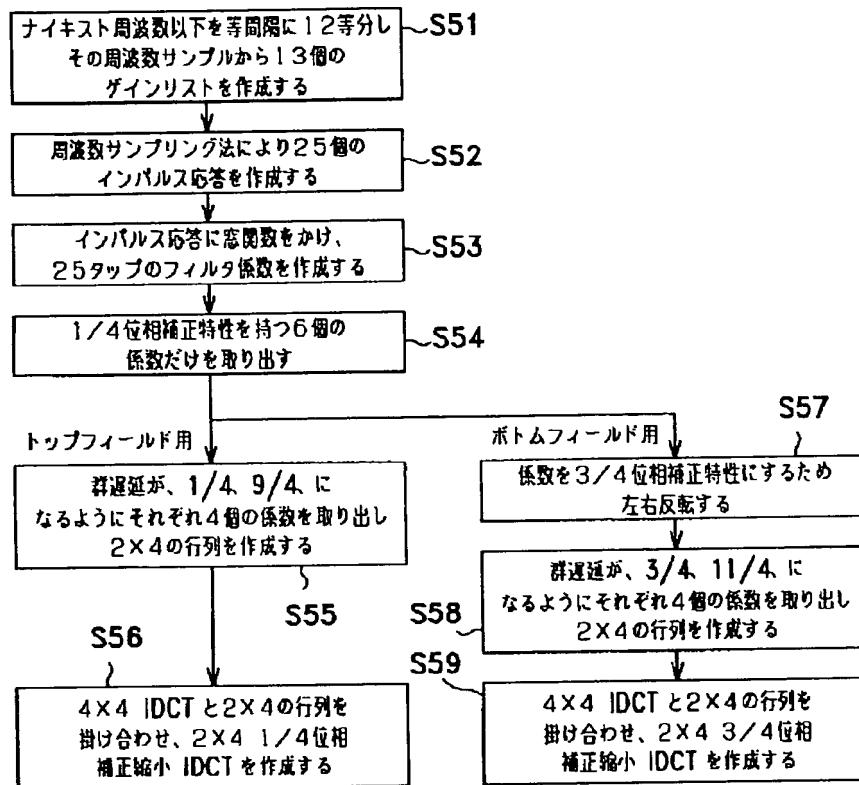


【図36】

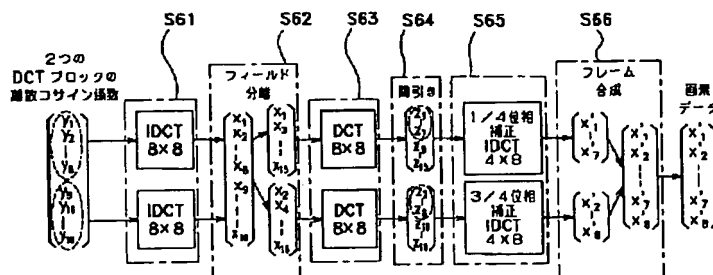


フレーム DCT モード

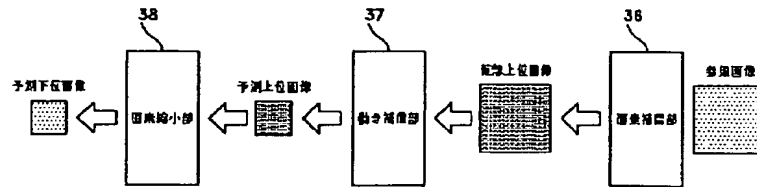
【図21】



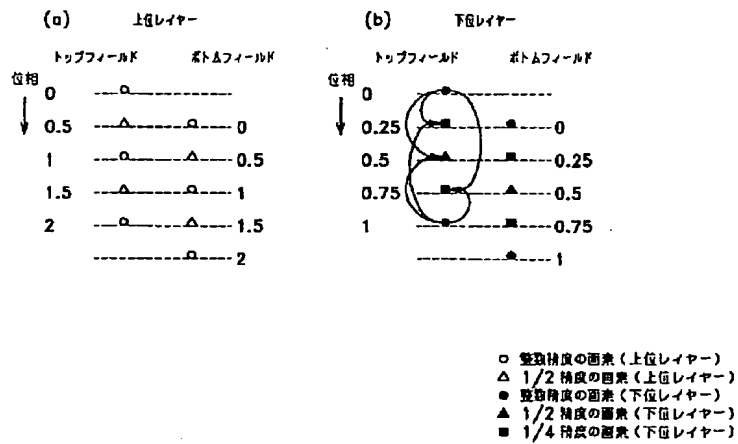
【図25】



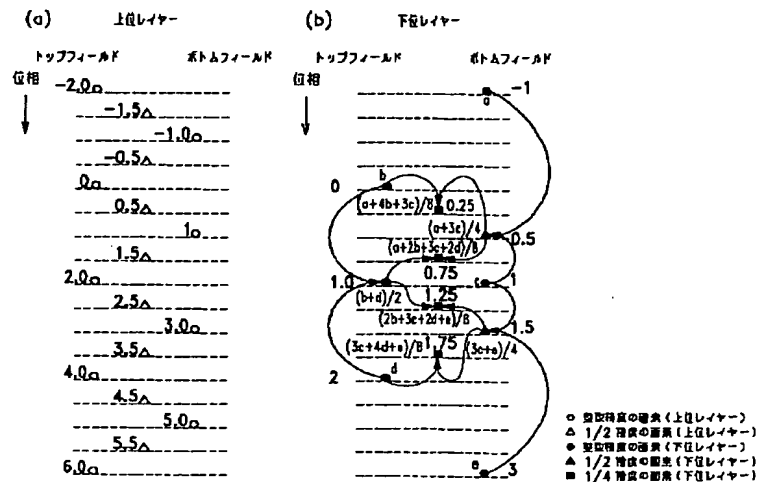
【図26】



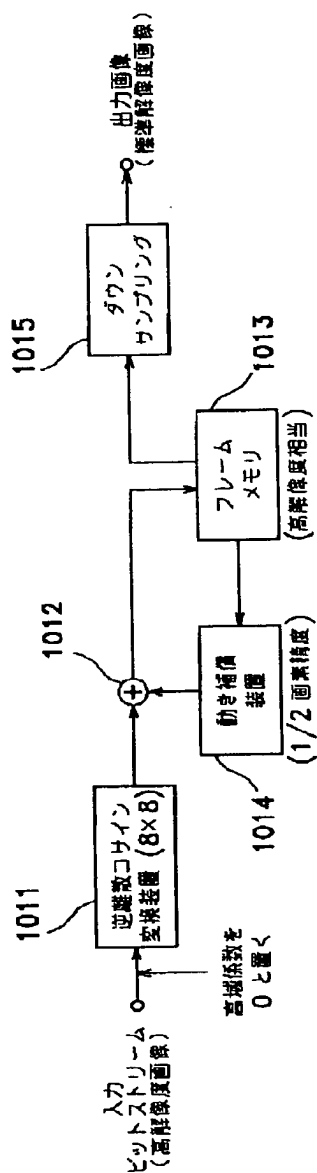
【図33】



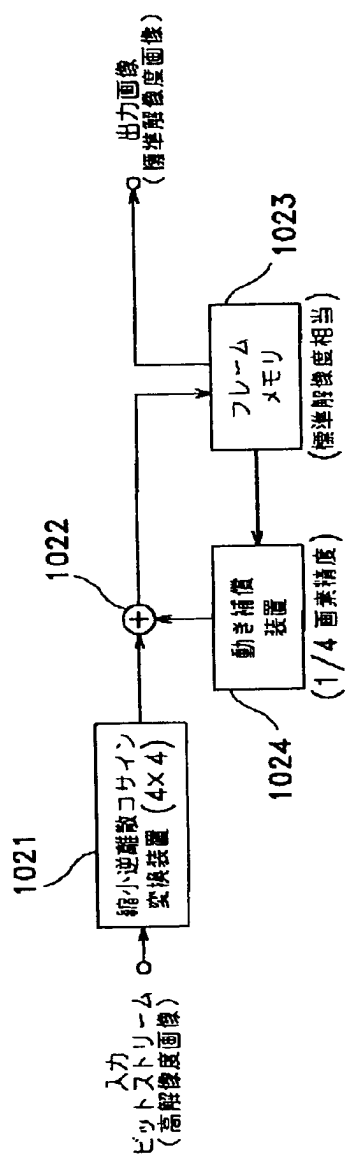
【図34】



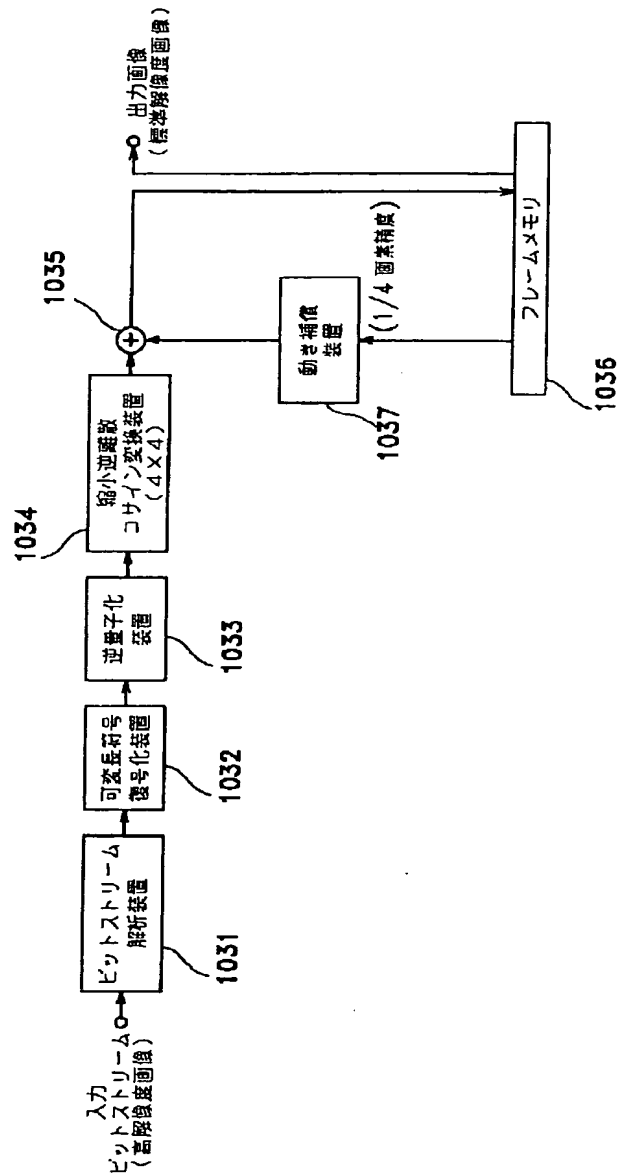
【図28】



【図29】



【図30】



フロントページの続き

(72)発明者 佐藤 数史
東京都品川区北品川6丁目7番35号 ソニ
ー株式会社内
(72)発明者 三橋 聡
東京都品川区北品川6丁目7番35号 ソニ
ー株式会社内

(72)発明者 五関 正三
東京都品川区北品川6丁目7番35号 ソニ
ー株式会社内
(72)発明者 柳原 尚史
東京都品川区北品川6丁目7番35号 ソニ
ー株式会社内

F ターム(参考) SC059 KK01 KK37 KK38 LA05 LB05
LB18 MA03 MA05 MA23 MC26
NN14 NN28 PP04 TA09 TB07
TC24 UA02 UA05 UA33
SC076 AA12 AA22 BA06 BA09 BB06
BB22 CB04